۲

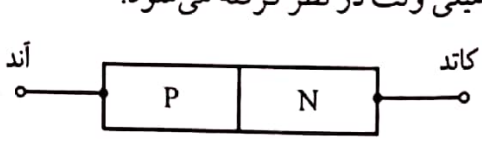
دیود نیمه‌هادی و مدارهای دیودی

۲-۱ چکیده

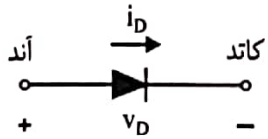
● دیود نیمه‌هادی، به پیوند دو بلور P و N گفته می‌شود که چنانچه در فصل قبل مشاهده شد دارای خاصیت یکسوکنندگی جریان است. ساختمان و نمایش مداری یک دیود نیمه‌هادی به ترتیب در شکلهای ۲-۱ و ۲-۲ نشان داده شده است. می‌توان نشان داد که رابطه جریان - ولتاژ برای یک دیود نیمه‌هادی به صورت زیر است:*

$$i_D \approx I_S (e^{v_D/\eta V_T} - ۱)$$

در مشخصه جریان - ولتاژ دیود، η ضریب ثابتی است که به جنس بلور و فناوری ساخت وابسته بوده و مقادیری بین ۱ تا ۲ دارد. معمولاً برای سیلیکن مقدار ۱٫۴ و برای ژرمانیم مقدار ۱ به کار می‌رود و در بعضی مواقع جهت سادگی همواره مقدار ۱ برای آن استفاده می‌شود. I_S جریان اشباع معکوس و $V_T = KT/q$ می‌باشد که در آن K ثابت بولتزمن است. در دمای اتاق $(T = ۳۰۰\ ^\circ K)$ مقدار V_T برابر ۲۵ یا ۲۶ میلی ولت در نظر گرفته می‌شود.



شکل ۲-۱



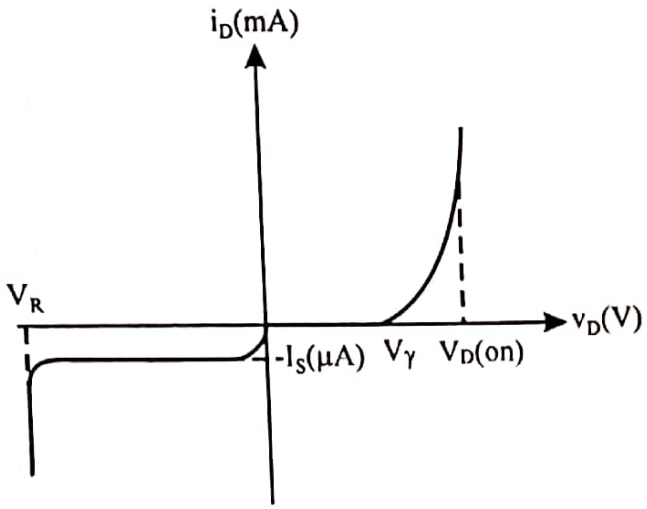
شکل ۲-۲

● مشخصه جریان - ولتاژ هر دیود معمولی با توجه به شکل ۲-۳ دارای سه ناحیه به ترتیب زیر است:

---

* از این پس برای نمایش مقادیر جریان و یا ولتاژ مؤلفه‌های ac و DC از روال زیر استفاده می‌کنیم. مثلاً برای جریان دیود، i_d مقدار لحظه‌ای سیگنال (ac خالص)، I_D مقدار DC خالص و i_D مقدار کل شامل ac و DC است $(i_D = I_D + i_d)$. همچنین در مورد سیگنال سینوسی از I_d برای نمایش فازور آن استفاده می‌شود.

Scanned by CamScanner



شکل ۲-۳

الف) ناحیه بایاس مستقیم ($0 \leq v_D$): در این ناحیه تا زمانی که $0 < v_D < V_\gamma$ باشد جریانی از دیود عبور نکرده و به عبارتی دیود خاموش است. وقتی که v_D به V_γ برسد دیود شروع به هدایت کرده و جریان آن با اندک افزایشی در v_D، به سرعت افزایش می‌یابد و اصطلاحاً می‌گویند دیود روشن است. در این حالت ولتاژ دو سر دیود را می‌توان تقریباً ثابت گرفت که کمی بیشتر از V_γ بوده و با $V_D(on)$ نشان داده می‌شود. $V_D(on)$ ولتاژ هدایت دیود و V_γ ولتاژ آستانه هدایت نامیده می‌شود و مقادیر آنها به جنس دیود بستگی دارد. در حالت هدایت که $v_D >> V_\gamma$ است معادله جریان – ولتاژ را می‌توان به صورت زیر ساده کرد:

$$i_D = I_S e^{v_D/\eta V_T}$$

ب) ناحیه بایاس معکوس ($V_R \leq v_D \leq 0$): در این حالت با توجه به معادله جریان – ولتاژ دیود، $i_D = -I_S$ است که مقدار ناچیزی می‌باشد. در این ناحیه می‌توان دیود را خاموش فرض کرد.

ج) ناحیه شکست ($v_D \leq V_R$): چنانچه ولتاژ معکوس دیود افزایش یابد و به حد معینی (V_R) برسد، جریان معکوس دیود ناگهان افزایش سریعی داشته و ولتاژ دیود تقریباً در V_R ثابت می‌ماند. این پدیده را شکست گویند که می‌تواند ناشی از ضرب بهمنی یا پدیده شکست زنر باشد. توجه نمایید که معادله جریان – ولتاژ دیود برای این ناحیه صادق نیست. V_R را ولتاژ شکست معکوس دیود گویند که به جنس دیود و چگالی ناخالصی وابسته بوده و قابل کنترل است.

- جریان اشباع معکوس دیود ناشی از حاملهای اقلیت می‌باشد و با توجه به قانون اثر جرم، چگالی این حاملها با n_i^2 متناسب است؛ بنابراین

الف) چون n_i به دما وابستگی نسبتاً زیادی دارد، جریان اشباع معکوس شدیداً تابع دما خواهد بود.

ب) n_i برای ژرمانیم بزرگ‌تر از سیلیکن است از این رو دارای حاملهای اقلیت بیشتری است که در نتیجه جریان اشباع معکوس آن نیز بیشتر خواهد بود. جریان اشباع معکوس برای ژرمانیم در حد میکروآمپر و برای سیلیکن در حد نانوآمپر است.

Scanned by CamScanner

- ولتاژ آستانه هدایت (V_γ) برای دیودهای ژرمانیم تقریباً ۰٫۱ ولت و برای دیودهای سیلیکن تقریبا ۰٫۵ ولت است. ولتاژ هدایت $V_D(on)$ برای دیودهای ژرمانیم معمولاً ۰٫۲ ولت و برای دیودهای سیلیکن ۰٫۷ ولت در نظر گرفته می‌شود.
- مقاومت استاتیکی دیود در هر نقطه کار (Q) از مشخصه آن عبارت است از نسبت ولتاژ به جریان دیود در آن نقطه کار، یعنی

$$R_S = \left.\frac{v_D}{i_D}\right|_Q = \frac{V_{DQ}}{I_{DQ}}$$

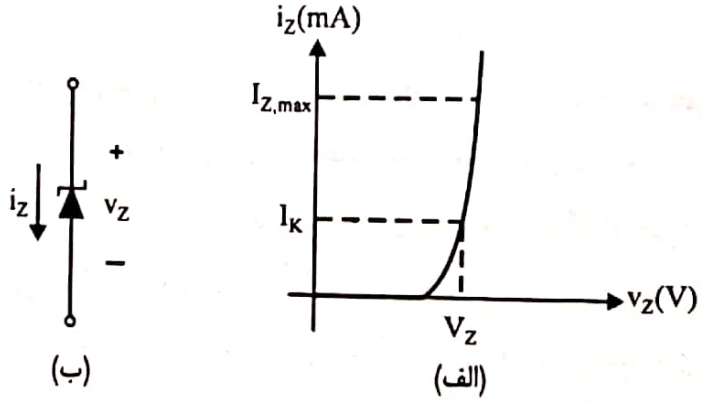
- مقاومت دینامیکی دیود، در واقع مقاومت از دید سیگنال کوچک می‌باشد و عبارت است از نسبت تغییرات ولتاژ به تغییرات جریان دیود حول نقطه کار، یعنی

$$r_d = \frac{\Delta v_D}{\Delta i_D} \cong \left.\left(\frac{d i_D}{d v_D}\right)^{-1}\right|_Q = \frac{\eta V_T}{I_{DQ} + I_S}$$

نظر به اینکه در بایاس معکوس $I_{DQ} = -I_S$ است، بنابراین r_d در این حالت بی‌نهایت می‌شود. اما در بایاس مستقیم که $I_{DQ} >> I_S$ است r_d به صورت زیر به دست می‌آید:

$$r_d \cong \frac{\eta V_T}{I_{DQ}}$$

- **دیود زنر:** مشخصه جریان و ولتاژ و نمایش مداری دیود زنر در شکل ۲-۴ نشان داده شده است. این دیود معمولاً در ناحیه شکست بایاس گردیده و به عنوان تنظیم کننده ولتاژ به کار می‌رود. در بایاس مستقیم مشخصه آن با دیودهای معمولی تفاوتی ندارد. ولتاژ شکست معکوس دیود زنر به چگالی ناخالصی بستگی دارد و در صورتی که شکست ناشی از پدیده زنر باشد، با افزایش ناخالصی، V_Z کاهش می‌یابد. دیودهای زنر با ولتاژها و توانهای مختلف به صورت تجارتی در دسترس می‌باشد. با توجه به مشخصه دیود زنر، برای آنکه به عنوان تنظیم کننده ولتاژ به کار رود باید جریان آن بین یک مقدار حداقل (I_K) و یک مقدار حداکثر ($I_{Z,max}$) محدود گردد.



شکل ۲-۴

Scanned by CamScanner

● **دیود خازنی (ورکتور)**: در یک پیوند P-N می‌توان نواحی P و N و ناحیه تهی را به یک خازن تشبیه کرد. دیودهایی که صرفاً به منظور خازن متغیر ساخته می‌شوند، ورکتور نام دارند و در ناحیه معکوس بایاس می‌گردند. نمایش مداری ورکتور در شکل ۲-۵ نشان داده شده است.

شکل ۲-۵

ظرفیت خازنی ناحیه تهی در واحد سطح، با فرض چگالی ناخالصی یکنواخت برابر است با

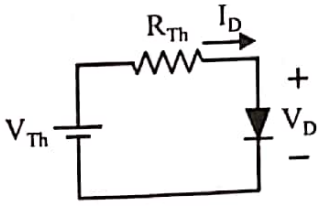
$$C_T = C_{T.}\left(1+\frac{V_r}{V_o}\right)^{-1/2}$$

$$C_{T.} = \left[\frac{q\varepsilon N_A N_D}{2V_o(N_A+N_D)}\right]^{1/2}$$

در این رابطه V_r ولتاژ معکوس، V_o اختلاف پتانسیل تماس و ε ضریب دی‌الکتریک ناحیه تهی است.

تحلیل مدارهای دیودی

● به دلیل غیرخطی بودن مدارهای دیودی، برای تجزیه و تحلیل آنها، به طور کلی روش منظمی وجود ندارد. در ساده‌ترین حالت می‌توان یک مدار مقاومتی را به همراه یک دیود در نظر گرفت. با فرض اینکه مدار معادل تونن از دو سر دیود را قرار دهیم (شکل ۲-۶)، خط بار مدار از معادله KVL برابر است با



$$V_{Th} = R_{Th} I_D + V_D$$

$$\Rightarrow I_D = \frac{1}{R_{Th}}(V_{Th} - V_D)$$

شکل ۲-۶

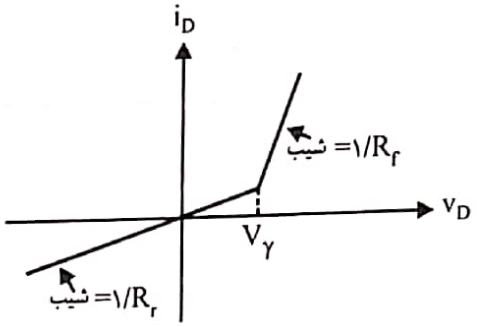
با توجه به مقدار V_{Th}، به راحتی می‌توان تشخیص داد که دیود در ناحیه مستقیم یا ناحیه معکوس بایاس گردیده است. سپس با استفاده از یکی از مدلهای دیود، مدار حل می‌شود.

● **مدلهای دیود**: برای حل مدارهای دیودی دو نوع مدل برای دیود در نظر گرفته می‌شود که عبارتند از

الف) مدل ایده‌آل: در این مدل، دیود در بایاس مستقیم به صورت اتصال کوتاه و در بایاس معکوس به صورت اتصال باز در نظر گرفته می‌شود. به دلیل سادگی از این مدل در مدارهای چند دیودی و موارد عملی استفاده می‌شود و جواب حاصل، تقریب بسیار خوبی از حالت واقعی خواهد بود. برای اینکه این تقریب به حالت واقعی نزدیک‌تر شود، دیود را در حالت بایاس مستقیم با یک منبع ولتاژ با مقدار $V_D(on)$ جایگزین می‌نمایند.

Scanned by CamScanner

ب) مدل خطی پاره‌ای دیود: در بایاس مستقیم و در حالت $v_D > V_\gamma$، دیود با یک منبع ولتاژ و مقاومت سری R_f جایگزین می‌گردد و در بایاس معکوس توسط مقاومت بزرگ R_r مدل می‌شود. این مدل در شکل ۲-۷ نمایش داده شده است.



شکل ۲-۷

روشهای حل مدارهای دیودی

الف) چنانچه منحنی مشخصه دیود به کار رفته در یک مدار معلوم باشد، کافی است خط بار را روی آن رسم کرده و نقطه برخورد خط بار و منحنی مشخصه و در نتیجه جریان و ولتاژ دیود را به دست آورد. در غیر این صورت با توجه به ناحیه کار دیود و با به کارگیری یکی از مدلهای دیود، آن را جایگزین و مدار را حل می‌نماییم

ب) در صورتی که معادله جریان - ولتاژ دیود معلوم باشد، ابتدا خط بار را به دست آورده و سپس دو معادله و دو مجهول را به روش عددی به صورت زیر حل نمایید :

$$I_D = \frac{1}{R_{Th}}(V_{Th} - V_D) \quad , \quad I_D = I_S(e^{V_D/\eta V_T} - 1)$$

$$\Rightarrow \quad \frac{V_{Th} - V_D}{R_{Th} I_S} + 1 = e^{V_D/\eta V_T}$$

روش سعی و خطا برای حل این معادله وقت‌گیر است از این رو از یک روش محاسبات عددی که مراحل آن در زیر توضیح داده شده استفاده کنید :

ابتدا برای اینکه محاسبه واگرا نشود از طرفین معادله فوق لگاریتم گرفته تا حالت نمایی آن حذف گردد.

$$V_D = \eta V_T \, \mathrm{Ln}\left(\frac{V_{Th} - V_D}{R_{Th} I_S}\right) = f(V_D)$$

سپس با توجه به جنس دیود یک مقدار اولیه مناسب برای V_D انتخاب کرده و برنامه‌ای کوتاه برای روندنمای نشان داده شده در شکل ۲-۸ بنویسید. روندنمای مزبور برای معادله اخیر از همگرایی خوبی برخوردار بوده و معمولاً جواب می‌دهد.

Scanned by CamScanner

در روابط فوق V_{dc} و I_{dc} به ترتیب ولتاژ و جریان مستقیم بار R_L، f فرکانس برق ورودی، C مقدار خازن صافی، V_r ولتاژ ریپل و V_m دامنه ولتاژ سینوسی در خروجی ثانویه ترانسفورماتور است.

- در یکسوساز تمام موج با صافی خازنی مقدار DC ولتاژ خروجی برابر است با

$$V_{dc} = V_m - \frac{۱}{۲}V_r - m\,V_D(on), \quad V_r = \frac{I_{dc}}{۲fC} = \frac{V_{dc}}{۲R_L fC}$$

m برای یکسوساز با ترانسفورماتور سر وسط برابر ۱ و برای یکسوساز پل برابر ۲ است.

- می‌توان نشان داد که در یکسوساز تمام موج ولتاژ مؤثر ریپل با ولتاژ ریپل دارای رابطه زیر است:

$$v_r(rms) = \frac{V_r}{۲\sqrt{۳}}$$

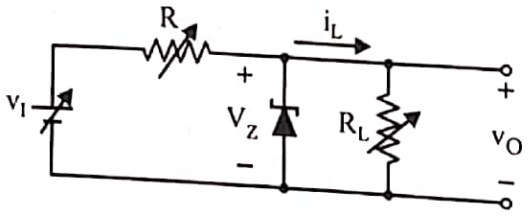
- ضریب ریپل به صورت زیر تعریف می‌گردد:

$$\%\,r.f. = \frac{v_r(rms)}{V_{dc}} \times ۱۰۰$$

- برای یک تنظیم کننده ولتاژ با استفاده از دیود زنر (شکل ۲-۹)، طراحی باید به گونه‌ای باشد که جریان زنر در محدوده I_K تا $I_{Z,max}$ تغییر کند. بنابراین

$$i_{Z,max} \geq \frac{v_{I,max} - V_Z}{R_{min}} - i_{L,min}, \qquad I_K \leq \frac{v_{I,min} - V_Z}{R_{max}} - i_{L,max}$$

$$i_{L,max} = \frac{V_Z}{R_{L,min}}, \qquad i_{L,min} = \frac{V_Z}{R_{L,max}}$$



شکل ۲-۹

۲-۲ مسائل نمونه

۱. برای یک دیود سیلیکنی $N_D = ۱۰^{۱۵}cm^{-۳}$، $N_A >> N_D$، $\varepsilon = ۱۲\varepsilon_۰$ و $V_o = ۰/۵V$ می‌باشد. در صورتی که یک ولتاژ معکوس ۱۰ ولتی به آن اِعمال شود، مطلوب است:

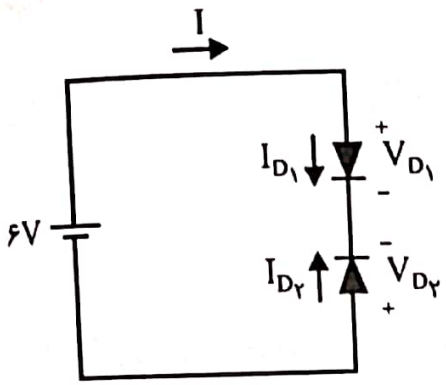
الف) عرض ناحیه تهی (W).

ب) مقدار شدت میدان الکتریکی در محل پیوند.

ج) مقدار ظرفیت خازنی ناحیه تهی.

Scanned by CamScanner

۱۹. در مدار شکل ۲-۱۱ دیودها مشابه، از نوع سیلیکن و دارای $I_S = ۱۰\,nA$ می‌باشند ($\eta = ۲$ و $V_T = ۲۶\,mV$).



شکل ۲-۱۱

الف) در صورتی که ولتاژ شکست دیودها برابر ۱۰ ولت باشد، جریان I مدار و ولتاژ دو سر هر دیود را به دست آورید.

ب) با فرض اینکه ولتاژ شکست دیودها برابر ۵ ولت باشد جریان I مدار و ولتاژ دو سر هر دیود چقدر خواهد بود؟

حل: الف) در این حالت دیود D_2 که به صورت معکوس بایاس شده وارد ناحیه شکست نمی‌شود و جریان I برابر جریان اشباع معکوس این دیود خواهد شد. بنابراین ولتاژ دو سر دیود D_1 برابر است با

$$I_{D_1} = I_S(e^{V_{D_1}/\eta V_T} - ۱) \Rightarrow I_S = I_S(e^{V_{D_1}/\eta V_T} - ۱) \Rightarrow V_{D_1} = ۳۶\,mV$$

$$V_{D_2} = -۶ + V_{D_1} = -۵/۹۶۴\,V$$

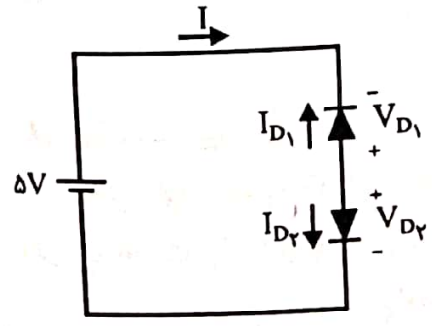
ب) در این حالت دیود D_1 هدایت می‌کند و چون ولتاژ معکوس دو سر دیود D_2 بیشتر از ولتاژ شکست آن است، این دیود وارد ناحیه شکست می‌شود. بنابراین

$$V_{D_2} = -۵V \Rightarrow V_{D_1} = ۶ + V_{D_2} = ۱V$$

در این حالت جریان مدار توسط دیود D_1 تعیین می‌شود که برابر است با

$$I = I_{D_1} = I_S(e^{V_{D_1}/\eta V_T} - ۱) = ۲/۲۵A$$

۲۰. در مدار شکل ۲-۱۲ دیودها مشابه و از جنس ژرمانیم با ولتاژ شکست بیشتر از ۵ ولت است ($\eta = ۲$ و $V_T = ۲۶\,mV$).



شکل ۲-۱۲

الف) ولتاژ دو سر هر دیود را در دمای اتاق بیابید. توجه نمایید که نتیجه مستقل از جریان اشباع معکوس است.

ب) چنانچه ولتاژ شکست دیودها برابر ۴/۹ ولت و جریان اشباع معکوس $۵\mu A$ باشد، جریان مدار چقدر است؟

Scanned by CamScanner

ج) با فرض ولتاژ شکست ۲ ولت و جریان اشباع معکوس $5\mu A$، جریان مدار را محاسبه کنید.

د) در بند قبل با فرض وجود یک مقاومت $100\,\Omega$ به صورت سری در مدار، جریان مدار چقدر خواهد بود؟

حل: الف) دیود D_1 به صورت معکوس بایاس شده است ولی وارد ناحیه شکست نمی‌گردد. بنابراین

$$I_{D_1} = -I_{D_2} = -I_S$$

که I_S جریان اشباع معکوس دیود D_1 است. حال ولتاژ دو سر دیود D_2 را که به صورت مستقیم بایاس شده است می‌یابیم.

$$I_{D_2} = I_S\left(e^{V_{D_2}/\eta V_T} - 1\right) \Rightarrow I_S = I_S\left(e^{V_{D_2}/2\times 0.026} - 1\right)$$

$$\Rightarrow V_{D_2} \approx 36\ mV \Rightarrow V_{D_1} = V_{D_2} - 5 = -4.96\ V$$

ب) با توجه به نتیجه بند قبل، در این حالت دیود D_1 وارد ناحیه شکست می‌شود. بنابراین

$$V_{D_1} = -4.9\ V \Rightarrow V_{D_2} = 5 - 4.9 = 0.1\ V$$

پس جریان مدار توسط دیود D_2 تعیین می‌شود که برابر است با

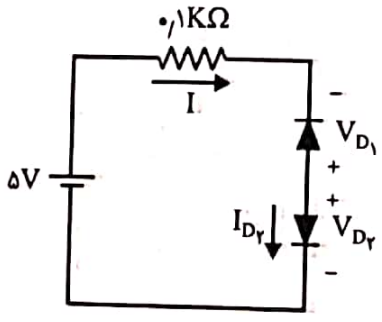
$$I_{D_2} = 5\left(e^{0.1/2\times 0.026} - 1\right) \approx 29.21\ \mu A$$

ج) در این حالت نیز دیود D_1 در ناحیه شکست قرار می‌گیرد. پس

$$V_{D_1} = -2\ V \Rightarrow V_{D_2} = 5 - 2 = 3\ V!$$

$$\Rightarrow I_{D_2} = 5\times 10^{-6}\left(e^{3/2\times 0.026} - 1\right) = 5.68\times 10^{19}\ A!$$

د) در این حالت مدار به صورت شکل ۲-۱۳ خواهد بود و دیود D_1 در ناحیه شکست قرار خواهد داشت و داریم



شکل ۲-۱۳

$$V_{D_1} = -2\ V$$

$$\Rightarrow V_{D_2} = 5 - 2 - 0.1I \Rightarrow I = 30 - 10V_{D_2}$$

از طرفی

$$I = I_{D_2} \approx 5\times 10^{-3} e^{19.23 V_{D_2}} \Rightarrow \mathrm{Ln}(30 - 10V_{D_2}) + 5.3 = 19.23 V_{D_2}$$

توجه کنید جریانها برحسب میلی آمپر در نظر گرفته شده‌اند. از حل عددی این معادله داریم

$$V_{D_2} = 0.444\ V \ , \ I_{D_2} = I = 25.56\ mA$$

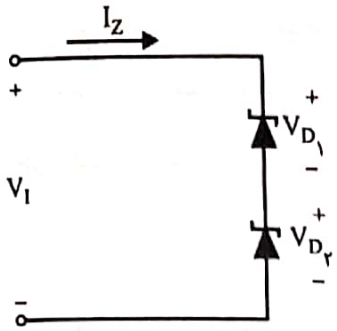
■

Scanned by CamScanner

۲۱. در شکل ۲-۱۴ جریان اشباع معکوس دیودها به ترتیب ۱ و ۲ میکروآمپر است. ولتاژ شکست دو دیود مساوی و برابر ۱۰۰ ولت است.

الف) جریان و ولتاژ هر دیود را برای ولتاژهای ورودی ۸۰ و ۱۲۰ ولت به دست آورید.

ب) برای حالتی که هر دیود با یک مقاومت ۸ MΩ موازی شود، بند (الف) را حل نمایید.



شکل ۲-۱۴

حل: الف) به ازای ورودی ۸۰V، هیچ‌کدام از دیودها وارد ناحیه شکست نمی‌شوند. بنابراین جریان مدار برابر جریان اشباع معکوس کوچک‌تر خواهد بود؛ چراکه در غیر این صورت دیود با جریان اشباع معکوس کوچک‌تر وارد ناحیه شکست می‌شود که غیر ممکن است. بنابراین

$$I_Z = I_{S_1} = 1\mu A$$

ولتاژ دو سر دیود D_2 چنین به دست می‌آید:

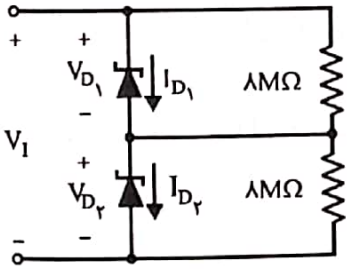
$$I_{D_2} = I_{S_2}(e^{-V_{D_2}/\eta V_T} - 1) \Rightarrow -1 = 2(e^{-V_{D_2}/2\times 26} - 1) \Rightarrow V_{D_2} = 36mV$$

$$V_{D_1} = 80 - V_{D_2} = 79/964\,V$$

به ازای ورودی ۱۲۰V، فقط یکی از دیودها می‌تواند وارد ناحیه شکست شود، بنابراین دیود با جریان اشباع معکوس کوچک‌تر یعنی دیود D_1 وارد ناحیه شکست شده و جریان مدار برابر جریان اشباع معکوس بزرگ‌تر یعنی جریان اشباع معکوس دیود D_2 که $2\mu A$ است، می‌شود. بنابراین

$$V_{D_1} = 100V \Rightarrow V_{D_2} = 120 - V_{D_1} = 20V$$

ب) در این حالت مدار به صورت شکل ۲-۱۵ خواهد بود. به ازای ورودی ۸۰V با فرض اینکه هیچ‌کدام از دیودها وارد ناحیه شکست نشوند، از KVL و KCL داریم



شکل ۲-۱۵

$$V_{D_1} + V_{D_2} = V_I \;,\; \frac{V_{D_1}}{8} + I_{S_1} = \frac{V_{D_2}}{8} + I_{S_2}$$

از حل این دو معادله به ازای $V_I = 80\,V$ داریم

$$V_{D_1} = 44V \;,\; V_{D_2} = 36V$$

بنابراین فرض فوق صحیح است. به ازای ورودی ۱۲۰V نیز داریم

$$V_1 = 64V \;,\; V_2 = 56V$$

در این حالت نیز هیچ‌کدام از دیودها وارد ناحیه شکست نمی‌شوند و به ازای هر دو ورودی جریان دیودها برابر جریان اشباع معکوس آنها خواهد بود.

■

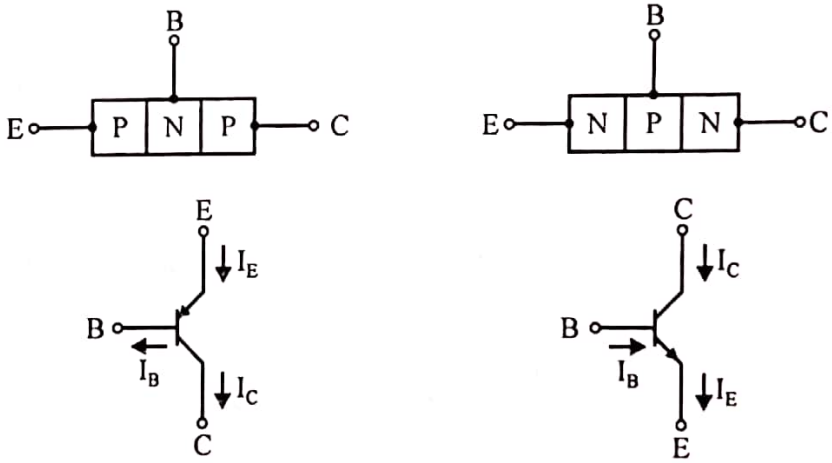
Scanned by CamScanner

۳

ترانزیستور پیوندی دو قطبی

۳-۱ چکیده

● نماد مداری و شمای ساده ساختمان دو نوع ترانزیستور NPN و PNP و همچنین جهت جریان سرهای ترانزیستور در شکل ۳-۱ نمایش داده شده است.



شکل ۳-۱

● امیتر یا منتشر کننده، حاملهای اکثریت خود را از طریق بیس به طرف کلکتور انتشار می‌دهد و کلکتور یا جمع کننده، حاملهای تزریقی امیتر به بیس را جذب می‌کند. بنابراین جریان کلکتور توسط جریان بیس یا امیتر کنترل می‌شود و در نتیجه ترانزیستور پیوندی را می‌توان یک منبع جریان کنترل شونده توسط جریان درنظر گرفت.

● در ایجاد جریان سرهای ترانزیستور، هر دو نوع حامل اقلیت و اکثریت دخالت دارند.

● نسبت آن بخش از جریان امیتر که ناشی از حاملهای اکثریت است به کل جریان امیتر را بازده تزریق امیتر گفته و با γ نمایش می‌دهند. برای افزایش بازده تزریق امیتر، چگالی ناخالصی امیتر را نسبت به چگالی ناخالصی کلکتور و بیس بیشتر می‌گیرند.

Scanned by CamScanner

- نسبت مؤلفه‌ای از جریان کلکتور که ناشی از حاملهای جذب شده می‌باشد به مؤلفه‌ای از جریان امیتر که ناشی از حاملهای تزریقی از طرف امیتر است را ضریب انتقال بیس گویند و با α^* نمایش می‌دهند. α^* در حقیقت نشان می‌دهد که چند درصد از حاملهای تزریق شده توسط امیتر از بیس عبور کرده و به کلکتور می‌رسند.
- برای افزایش ضریب انتقال بیس، لایه بیس را نازک و چگالی ناخالصی آن را کمتر می‌گیرند. همچنین کلکتور حجیم‌تر و سطح مقطع مشترک آن با بیس بزرگ انتخاب می‌شود. از این رو ترانزیستور پیوندی دارای ساختمان غیرمتقارن است و نمی‌توان سرهای امیتر و کلکتور آن را به جای یکدیگر استفاده کرد.
- **نواحی کار ترانزیستور :** ملاحظه می‌شود که ترانزیستور دارای دو پیوند بیس - امیتر (BE) و بیس - کلکتور (BC) است. بنابراین صرف‌نظر از نوع ترانزیستور (NPN یا PNP) و بسته به نحوه بایاس این دو پیوند، سه ناحیه کار فعال، اشباع و قطع برای ترانزیستور پیوندی تعریف می‌شود.

الف) ناحیه فعال : پیوند BE به صورت مستقیم و پیوند BC به صورت معکوس بایاس می‌گردد. بنابراین چنانچه ترانزیستور از نوع NPN باشد داریم

$$V_{BE}(on) \approx \begin{cases} ۰/۷V & \text{برای ترانزیستور از جنس سیلیکن} \\ ۰/۲V & \text{برای ترانزیستور از جنس ژرمانیم} \end{cases}$$

$$V_{CB} \begin{cases} > -۰/۵V & \text{برای ترانزیستور از جنس سیلیکن} \\ > -۰/۲V & \text{برای ترانزیستور از جنس ژرمانیم} \end{cases}$$

با نوشتن KVL حول ترانزیستور می‌توان V_{CE} را به صورت زیر به دست آورد:

$$V_{CE} = V_{CB} + V_{BE}$$

بنابراین در ناحیه فعال، شرایط زیر برای V_{CE} برقرار است:

$$V_{CE} \begin{cases} > ۰/۲V & \text{برای ترانزیستور از جنس سیلیکن} \\ > ۰V & \text{برای ترانزیستور از جنس ژرمانیم} \end{cases}$$

برای ترانزیستور PNP دقیقاً همین شرایط، منتها برای ولتاژهای V_{EB}، V_{BC} و V_{EC} برقرار می‌باشد.

ب) ناحیه اشباع : هر دو پیوند BE و BC به صورت مستقیم بایاس می‌شوند. در این حالت $|V_{CE}|$ مقدار ثابتی خواهد بود و با $|V_{CE}(sat)|$ نشان داده می‌شود. به عنوان مثال برای ترانزیستور NPN داریم

$$V_{CE}(sat) \approx \begin{cases} ۰/۲V & \text{برای ترانزیستور از جنس سیلیکن} \\ ۰V & \text{برای ترانزیستور از جنس ژرمانیم} \end{cases}$$

در مورد ترانزیستور نوع PNP ولتاژ V_{EC} دارای مقادیر فوق است. V_{BE} در حالت اشباع را با $V_{BE}(sat)$ نشان می‌دهند که معمولاً کمی بزرگ‌تر از $V_{BE}(on)$ است.

Scanned by CamScanner

ج) ناحیه قطع : هر دو پیوند BE و BC در حالت قطع هستند. اگر در طراحی، هدف قرار دادن ترانزیستور در ناحیه قطع باشد، V_{BE} را کمی کمتر از ولتاژ آستانه هدایت پیوند BE در نظر می‌گیرند. برای ترانزیستور NPN جهت اطمینان از قطع کامل، ولتاژ V_{BE} را به صورت زیر در نظر می‌گیرند :

$$V_{BE}(cut) \approx \begin{cases} 0\ V & \text{برای ترانزیستور از جنس سیلیکن} \\ -0/1V & \text{برای ترانزیستور از جنس ژرمانیم} \end{cases}$$

- **روابط جریان و ولتاژ سرهای ترانزیستور :** با استفاده از قوانین KVL و KCL همواره روابط زیر بین جریان و ولتاژ سرهای یک ترانزستور برقرار است:

$$I_E = I_C + I_B$$

$$V_{CE} = V_{CB} + V_{BE}$$

الف) روابط جریان و ولتاژ در ناحیه فعال : در این ناحیه جریان کلکتور دارای دو مؤلفه است. یک مؤلفه ناشی از باياس معکوس پیوند BC است که در واقع همان جریان اشباع معکوس بوده و با I_{CBO} یا I_{CO} نمایش داده می‌شود. مؤلفه دیگر ناشی از حاملهای تزریق شده از سوی امیتر است که توسط کلکتور جمع می‌گردند. می‌توان نشان داد که این مؤلفه با جریان امیتر I_E متناسب است. ضریب این تناسب را بهره جریان سیگنال بزرگ مدار بیس مشترک گویند و با α نمایش می‌دهند. همچنین می‌توان به راحتی دید که α برابر حاصل‌ضرب α^* و γ است. بنابراین برای جریان کلکتور در ناحیه فعال داریم

$$I_C = \alpha I_E + I_{CBO}$$

معمولاً در ناحیه فعال می‌توان از جریان اشباع معکوس صرف‌نظر کرد؛ که در این صورت معادله فوق به صورت ساده $I_C = \alpha I_E$ در می‌آید. α برای ترانزیستورهای مختلف، بسته به ضریب انتقال بیس و بازده امیتر، بین ۰/۹ تا ۰/۹۹۵ متغیر است. با توجه به معادله اخیر برای جریان کلکتور در ناحیه فعال، جریان کلکتور مستقیماً به ولتاژ $|V_{CB}|$ وابسته نیست؛ چراکه جریان I_E به مدار باياس BE بستگی داشته و جریان اشباع معکوس I_{CBO} نیز تا قبل از ناحیه شکست تقریباً مستقل از $|V_{CB}|$ است. بنابراین به ازای یک جریان I_E ثابت، جریان کلکتور به ازای مقادیر مختلف $|V_{CB}|$ ثابت می‌شود، اما به دلیل وقوع پدیده مدولاسیون عرض بیس (اثر اِرلی) جریان I_C تغییرات کمی داشته و ثابت نخواهد بود.

اثر اِرلی: با افزایش ولتاژ معکوس پیوند CB، پیشرفتگی ناحیه تهی در لایه بیس بیشتر شده و عرض مؤثر بیس (عرض ناحیه خنثی) کاهش می‌یابد که باعث می‌گردد درصد کمتری از حاملهای تزریقی امیتر ترکیب مجدد شوند. به عبارت دیگر ضریب انتقال بیس α^* و در نتیجه α افزایش می‌یابد. به این ترتیب در ناحیه فعال و با ثابت بودن جریان امیتر، چنانچه ولتاژ معکوس پیوند CB افزایش یابد جریان I_C نیز اندکی افزایش خواهد یافت.

Scanned by CamScanner

در ناحیه فعال می‌توان جریانهای کلکتور و امیتر را برحسب جریان بیس به صورت زیر نوشت:

$$I_C = \alpha I_E + I_{CBO} = \beta I_B + (\beta + ۱) I_{CBO}$$

$$I_E = I_C + I_B = (\beta + ۱) I_B + (\beta + ۱) I_{CBO}$$

β در روابط فوق برابر $(۱-\alpha)/\alpha$ است و بهره جریان مدار امیتر مشترک نامیده می‌شود. تغییر کوچکی در α باعث تغییر بزرگی در مقدار β خواهد شد. β از مشخصات ترانزیستور بوده و معمولاً حدود مقادیر آن توسط سازنده داده می‌شود. معمولاً به دلیل ناچیز بودن I_{CBO} در دمای معمولی، خصوصاً در ترانزیستورهای از جنس سیلیکن، روابط فوق برای ناحیه فعال به صورت ساده زیر در می‌آیند:

$$I_C = \beta I_B \quad , \quad I_E = (\beta + ۱) I_B$$

ب) روابط جریان و ولتاژ در ناحیه اشباع: در این ناحیه $|V_{CE}|$ حداقل مقدار خود یعنی $|V_{CE}(sat)|$ و در نتیجه جریان کلکتور حداکثر مقدار خود، یعنی $I_C(sat)$ را دارد. بنابراین در این ناحیه رابطه $I_C = \beta I_B$ به نامساوی $I_C(sat) < \beta_{min} I_B$ تبدیل می‌شود. لازم به یادآوری است که I_B در ناحیه فعال با I_B در ناحیه اشباع متفاوت است (در صورتی‌که سایر پارامترها ثابت باشند).

ج) روابط جریان و ولتاژ در ناحیه قطع: شرایط قطع برای ترانزیستور پیوندی، $I_E = ۰$ است. بنابراین در این ناحیه داریم

$$I_C = \alpha I_E + I_{CBO} = I_{CBO}$$

$$I_B = I_E - I_C = -I_{CBO}$$

توجه نمایید که مدار باز کردن بیس به مفهوم قطع بودن ترانزیستور نیست. در این حالت $I_B = ۰$ است و در نتیجه داریم

$$I_C = I_E = (\beta + ۱) I_{CBO} >> I_{CBO}$$

- جریان اشباع معکوس پیوند CB یعنی I_{CBO} به ازای هر $۱۰°C$ افزایش دما، دو برابر می‌شود. بنابراین بین I_{CBO} در دمای $T_۲$ و I_{CBO} در دمای $T_۱$ رابطه زیر برقرار است:

$$I_{CBO}(T_۲) = I_{CBO}(T_۱) \times ۲^{(T_۲ - T_۱)/۱۰}$$

- جریان اشباع معکوس I_{CBO} برای ترانزیستورهای ژرمانیم نسبت به سیلیکن قابل ملاحظه‌تر می‌باشد. چرا که ژرمانیم به دلیل داشتن n_i بزرگ‌تر دارای چگالی حامل اقلیت بیشتری است.
- منظور از تجزیه و تحلیل یک مدار ترانزیستوری، تعیین ناحیه کار، جریان و ولتاژ سرهای ترانزیستور می‌باشد.

Scanned by CamScanner

- در تجزیه و تحلیل مدارهای ترانزیستوری نیز همانند مدارهای دیودی چون با یک مدار غیر خطی سر و کار داریم، روش «فرض- حل مدار- بررسی درستی فرض» به کار می‌رود. به عنوان مثال فرض ناحیه فعال را در نظر می‌گیریم و مدار را تحلیل کرده، سپس شرط ناحیه فعال را بررسی می‌کنیم؛ چنانچه به تناقض نرسیدیم، فرض ناحیه فعال صحیح است. در غیر این صورت ترانزیستور در ناحیه اشباع یا قطع خواهد بود.
- با توجه به ساختمان غیر متقارن ترانزیستور پیوندی، مجاز به جابه جایی سرهای کلکتور و امیتر نیستیم. چنانچه از سر کلکتور به عنوان امیتر و بلعکس استفاده شود، β ترانزیستور کاهش زیادی خواهد داشت (چرا؟).
- **نقطه کار ترانزیستور :** نقطه‌ای از مشخصه ترانزیستور است که مختصات آن، جریان و ولتاژ DC سرهای ترانزیستور را مشخص می‌کند. معمولاً از جریان کلکتور (I_C) و ولتاژ کلکتور- امیتر (V_{CE}) برای مشخص کردن نقطه کار به صورت $Q(I_{CQ}, V_{CEQ})$ استفاده می‌شود.
- در فیزیک الکترونیک می‌توان نشان داد که جریان کلکتور ترانزیستور پیوندی دارای رابطه‌ای به صورت زیر است:

$$I_C = I_S \left[\exp\left(\frac{V_{BE}}{V_T}\right) \left(1 + \frac{V_{CE}}{V_A}\right) \right]$$

که در آن V_A ولتاژ اِرلی نام دارد و برای اکثر ترانزیستورها بزرگ‌تر از ۱۰۰ ولت است. مقدار این ولتاژ برای ترانزیستورهای مدار مجتمع حدود ۵۰ تا ۱۰۰ ولت است.

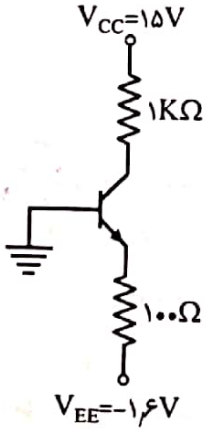
۳-۲ مسائل نمونه

۱. در مدار شکل ۳-۲، ترانزیستور دارای $\beta = ۹$ و $|V_{BE(on)}| = ۰/۷V$ می‌باشد.

الف) مقادیر جریانهای I_E، I_C و I_B و ولتاژ V_{CE} را محاسبه نمایید.

ب) به ازای $V_{CC} = ۵V$، مقادیر فوق را به دست آورید.

ج) برای $V_{CC} = ۵V$ به ازای چه مقداری از V_{EE}، ترانزیستور در مرز اشباع قرار می‌گیرد؟ ($|V_{CE(sat)}| = ۰/۲V$ و $V_{BE(sat)} = ۰/۸V$)



شکل ۳-۲

حل: الف) با فرض فعال بودن ترانزیستور، از KVL در حلقه BE داریم

$$V_{BE}(on) + ۰/۱I_E + V_{EE} = ۰ \Rightarrow I_E = ۹mA$$

$$I_C = \frac{\beta}{\beta+۱} I_E = ۸/۱mA \quad , \quad I_B = \frac{I_C}{\beta} = ۰/۹mA$$

$$V_{CE} = V_{CC} - ۱ \times I_C - ۰/۱I_E - V_{EE} = ۷/۶V > ۰/۲V$$

Scanned by CamScanner

که فرض ناحیه فعال را تأیید می‌کند. ولتاژ بیس -کلکتور نیز برابر است با

$$V_{BC} = V_{BE} - V_{CE} = -۶/۹\,V < ۰/۵\,V$$

ب) در این حالت می‌توان دید که فرض ناحیه فعال نادرست خواهد بود، پس ترانزیستور در ناحیه اشباع است و از KVL در حلقه BE داریم

$$V_{BE}(sat) + ۰/۱ I_E + V_{EE} = ۰ \Rightarrow I_E = ۸\,mA \;,\; V_{CE} = V_{CE}(sat) = ۰/۲\,V$$

از KVL در حلقه CE داریم

$$V_{CC} = ۱ \times I_C(sat) + V_{CE}(sat) + ۰/۱ I_E + V_{EE} \Rightarrow I_C(sat) = ۵/۶\,mA$$

$$I_B = I_E - I_C = ۲/۴\,mA \Rightarrow \beta I_B = ۲۱/۶\,mA > I_C(sat)$$

مشاهده می‌شود شرط اشباع بودن ترانزیستور برقرار است.

ج) ملاحظه شد که به ازای $V_{CC} = ۵\,V$ ترانزیستور در ناحیه اشباع قرار گرفته است. حال V_{EE} را چنان تغییر می‌دهیم که نقطه کار به مرز ناحیه اشباع و فعال منتقل گردد. در مرز این دو ناحیه می‌توان مقادیر ولتاژ و جریان را به صورت زیر در نظر گرفت:

$$V_{CE}(sat) = ۰/۲\,V \;,\; I_C(sat) = \beta I_B \;,\; V_{BC} = ۰/۵\,V \;,\; V_{BE} = ۰/۷\,V$$

با نوشتن KVL در حلقه CB داریم

$$V_{BC} - ۱ \times I_C(sat) + V_{CC} = ۰ \Rightarrow I_C(sat) = ۵/۵\,mA \;,\; I_E = \left(\frac{\beta+۱}{\beta}\right) I_C(sat) \approx ۶/۱۱\,mA$$

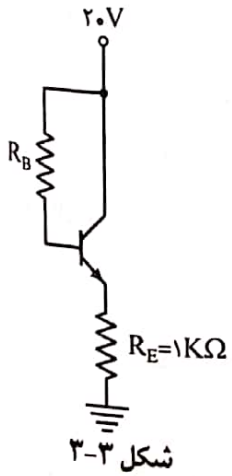
$$I_E = \frac{۰ - V_{BE} - V_{EE}}{۰/۱} = ۶/۱۱ \Rightarrow V_{EE} = -۱/۳۱\,V$$

■

۲. برای ترانزیستور مدار شکل ۳-۳، فرض کنید $\beta = ۱۰۰$ و $V_{BE}(on) = ۰/۷\,V$ است.

الف) R_B را طوری تعیین کنید که $V_{CE} = ۱۰\,V$ گردد.

ب) در صورتی که β ترانزیستور برابر ۱۵۰ باشد، با R_B محاسبه شده در بند قبل، V_{CE} چقدر خواهد بود؟



شکل ۳-۳

حل: الف) با نوشتن KVL در حلقه CE داریم

$$V_{CE} = ۲۰ - R_E I_E \Rightarrow I_E = ۱۰\,mA$$

$$I_B = \frac{I_E}{\beta+۱} = ۰/۰۹۹\,mA$$

با نوشتن KVL در حلقه BE داریم

$$۲۰ = R_B I_B + V_{BE}(on) + R_E I_E \Rightarrow R_B = ۹۳/۹۴\,K\Omega$$

Scanned by CamScanner

ب) با فرض فعال بودن ترانزیستور، با نوشتن KVL در حلقه BE داریم

$$۲۰ = ۹۳/۹۴ I_B + V_{BE}(on) + ۱ \times (\beta + ۱)\ I_B$$

$$\Rightarrow I_B = ۰/۰۷۸۸ mA \quad , \quad I_E = ۱۵۱ I_B = ۱۱/۹ mA$$

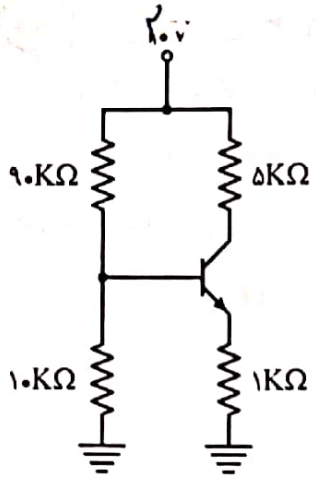
$$V_{CE} = ۲۰ - R_E I_E = ۸/۱ V > ۰/۲ V$$

بنابراین فرض ناحیه فعال صحیح است.

■

Scanned by CamScanner

۱۳. در مدار شکل ۳-۱۶، ترانزیستور دارای $۱۰۰ \geq \beta \geq ۵۰$ می‌باشد. نقطه کار در چه محدوده‌ای تغییر می‌کند. به ازای $\beta = \infty$ نیز نقطه کار را به دست آورید.



شکل ۳-۱۶

حل: ابتدا با قرار دادن مدار معادل تونن از دید بیس، مدار را ساده می‌کنیم.

$$R_{Th} = ۹۰ \parallel ۱۰ = ۹K\Omega \quad , \quad V_{Th} = \frac{۲۰}{۹۰+۱۰} \times ۱۰ = ۲V$$

حال از KVL در حلقه BE داریم

$$I_B = \frac{V_{Th} - V_{BE}}{R_{Th} + (\beta+۱) R_E}$$

$$\beta = ۵۰ \Rightarrow I_B = ۲۱/۶۷\mu A$$

$$I_C = \beta I_B = ۱/۰۸۳mA \quad , \quad I_E = (\beta+۱) I_B = ۱/۱۰۵mA$$

$$V_{CE} = ۲۰ - ۵I_C - ۱ \times I_E = ۱۳/۴۸V$$

بنابراین در این حالت نقطه کار عبارت است از

$$Q_۱(۱/۰۸۳mA, ۱۳/۴۸V)$$

$$\beta = ۱۰۰ \Rightarrow I_B = ۱۱/۸۲\mu A$$

$$I_C = \beta I_B = ۱/۱۸۲mA \quad , \quad I_E = (\beta+۱) I_B = ۱/۱۹۴mA$$

$$V_{CE} = ۲۰ - \ ۵I_C - ۱ \times I_E = ۱۲/۹V$$

و در این حالت نقطه کار عبارت است از

$$Q_۲(۱/۱۸۲mA, ۱۲/۹V)$$

در اینجا به دلیل برقرار نبودن شرط پایداری نقطه کار نسبت به β، نقطه کار دارای تغییرات نسبتاً زیادی است.

شرط پایداری چنین است

$$R_{Th} = \frac{۱}{۱۰}\beta_{min} R_E = ۵K\Omega$$

در حالی که در این مدار $R_{Th} = ۹K\Omega$ است.

به ازای $\beta = \infty$، جریان I_B صفر و $I_C = I_E$ خواهد بود. بنابراین از KVL درحلقه‌های BE و CE داریم

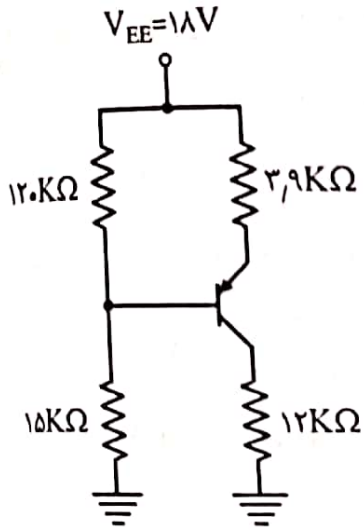
$$V_{Th} = V_{BE} + R_E I_E \Rightarrow I_E = ۱/۳mA$$

$$V_{CE} = ۲۰ - (R_C + R_E) I_E \Rightarrow V_{CE} = ۱۲/۲V$$

■

Scanned by CamScanner

۱۴. در مدار شکل ۳-۱۷، ترانزیستور دارای $V_{CE}(sat) = ۰٫۲\ V$، $\beta = ۲۰۰$ و $V_{EB}(on) = ۰٫۷\ V$ می‌باشد. نقطه کار و ناحیه کار ترانزیستور را بیابید.



شکل ۳-۱۷

حل: ابتدا معادل تونن از دید بیس را به دست می‌آوریم.

$$R_{Th} = ۱۲۰ \parallel ۱۵ = ۱۳٫۳K\Omega$$

$$V_{Th} = \frac{۱۸}{۱۲۰ + ۱۵} \times ۱۵ = ۲V$$

با فرض ناحیه فعال برای ترانزیستور، از KVL در حلقه EB داریم

$$۱۸ = ۳٫۹ I_E + V_{EB}(on) + ۱۳٫۳ I_B + ۲ \quad , \quad I_E = (\beta + ۱) I_B = ۲۱۰ I_B$$

$$\Rightarrow I_B = ۰٫۰۱۹۲mA \Rightarrow I_C = ۲۰۰ I_B = ۳٫۸۴mA \quad , \quad I_E = ۲۰۱ I_B = ۳٫۸۶\ mA$$

حال از KVL در حلقه EC داریم

$$۱۸ = ۳٫۹ I_E + V_{EC} + ۱۲ I_C \Rightarrow V_{EC} = -۴۳٫۱۳V\ !!$$

بنابراین ترانزیستور نمی‌تواند در ناحیه فعال قرار داشته باشد پس در ناحیه اشباع خواهد بود و از KVL در حلقه‌های EC و EB داریم

$$۱۸ = ۳٫۹ I_E + V_{EC}(sat) + ۱۲(I_E - I_B)$$

$$۱۸ = ۳٫۹ I_E + V_{EB}(on) + ۱۳٫۳ I_B + ۲$$

از حل دو معادله فوق I_B و I_E به دست می‌آیند.

$$I_B = ۰٫۶۷۴mA \ , \quad I_E = ۱٫۶۳mA \ , \quad I_C(sat) = I_E - I_B = ۰٫۹۵۶mA$$

از آنجاکه شرط اشباع $\beta I_B > I_C(sat)$ برقرار است، فرض اشباع بودن ترانزیستور صحیح است و نقطه کار آن برابر است با

$$Q: \begin{cases} I_C(sat) = ۰٫۹۵۶\ mA \\ V_{EC}(sat) = ۰٫۲V \end{cases}$$

■

Scanned by CamScanner

۴

طراحی مدارهای بایاس ترانزیستور پیوندی

۴-۱ چکیده

- نقطه کار ترانزیستور، نقطه‌ای از مشخصه ترانزیستور است که مختصات آن جریان و ولتاژ DC سرهای ترانزیستور را مشخص می‌کند. معمولاً از جریان کلکتور (I_C) و ولتاژ کلکتور -امیتر (V_{CE}) برای مشخص کردن نقطه کار به صورت $Q(I_{CQ}, V_{CEQ})$ استفاده می‌شود.
- مدار بایاس معمولاً به مداری شامل منابع ولتاژ DC و مقاومتها اطلاق می‌گردد که ولتاژ و جریان DC نقطه کار ترانزیستور را تأمین می‌کند.
- منظور از سیگنال کوچک یعنی سیگنال ولتاژی (جریانی) که دامنه آن در مقایسه با ولتاژ (جریان) نقطه کار ترانزیستور بسیار کوچک باشد و منظور از سیگنال بزرگ یعنی سیگنال ولتاژی (جریانی) که دامنه آن در مقایسه با ولتاژ (جریان) نقطه کار قابل ملاحظه باشد.
- در مواردی که از ترانزیستور به عنوان یک عنصر خطی استفاده می‌شود (مثل تقویت کننده‌ها) باید نقطه کار ترانزیستور در ناحیه فعال به گونه‌ای قرار گیرد که تحت هیچ شرایطی ترانزیستور از آن ناحیه خارج نگردد.
- بسته به اینکه منبع سیگنال ورودی به کدام سر ترانزیستور اِعمال گردد و خروجی از کدام سر گرفته شود، سه نوع ترکیب مدار بایاس به صورت زیر تعریف می‌شود:

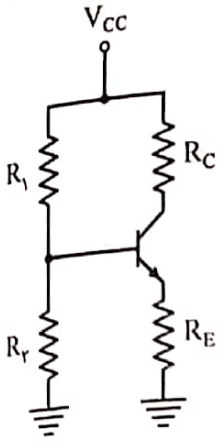
الف) امیتر مشترک : ورودی سیگنال کوچک به سر بیس و خروجی از سر کلکتور گرفته می‌شود.

ب) کلکتور مشترک : ورودی سیگنال کوچک به سر بیس و خروجی از سر امیتر گرفته می‌شود.

ج) بیس مشترک : ورودی سیگنال کوچک به سر امیتر و خروجی از سر کلکتور گرفته می‌شود.

- متداول‌ترین روش بایاس ترانزیستور در حالت امیتر مشترک که به مدار خود بایاس معروف می‌باشد به صورت شکل ۴-۱ است. در این مدار،

Scanned by CamScanner



شکل ۴-۱

الف) وجود مقاومت R_E به خاطر پایداری حرارتی نقطه کار و جلوگیری از رانش حرارتی است. در صورتی که $R_E = 0$ باشد، افزایش دما باعث کاهش V_{BE} و افزایش I_{CBO} و در نتیجه افزایش جریان I_C می‌شود که خود باعث افزایش مجدد دما می‌گردد و این روند ادامه خواهد داشت.

ب) مقاومتهای R_1 و R_2 را می‌توان به گونه‌ای انتخاب کرد که تغییرات وسیع β اثر چندانی روی نقطه کار نداشته باشد. می‌توان نشان داد برای این منظور، کافی است مقاومت $R_{Th} = R_1 \| R_2$ به صورت زیر انتخاب گردد:

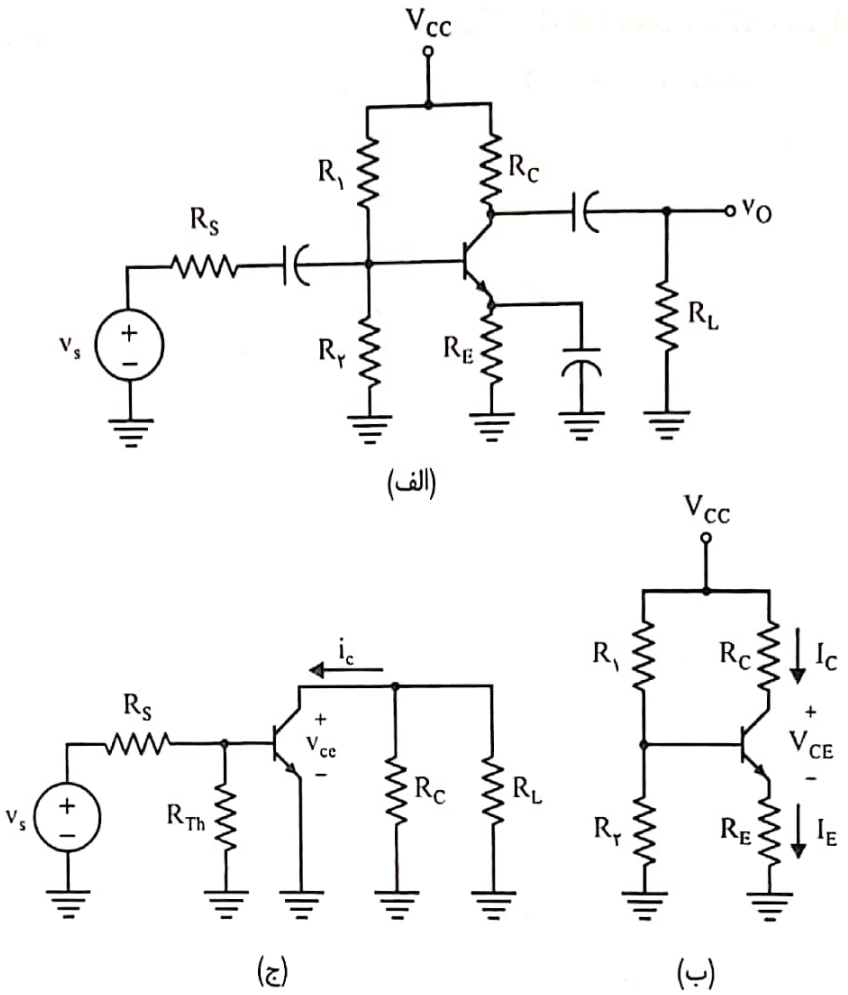
$$R_{Th} << \beta_{min} R_E \Rightarrow R_{Th} = \frac{1}{10} \beta_{min} R_E$$

- برای به دست آوردن مدار معادل DC، کافی است خازنها را اتصال باز و منابع سیگنال را حذف کرد و برای به دست آوردن مدار معادل ac، خازنها اتصال کوتاه و منابع تغذیه DC حذف می‌گردند.
- چنانچه پس از بایاس ترانزیستور، منبع سیگنالی به مدار اِعمال شود، کلیه جریانها و ولتاژهای مدار از جمله جریان و ولتاژ نقطه کار ترانزیستور دارای هر دو مؤلفه DC و ac می‌باشند. بنابراین نقطه کار حول مقدار DC خود دارای تغییراتی خواهد بود. معمولاً این تغییرات باید به گونه‌ای باشد که نقطه کار از ناحیه فعال خارج نگردد.
- مقادیر جریان و ولتاژ DC با حروف بزرگ و اندیسهای بزرگ نمایش داده می‌شوند مثل I_C و V_{CE}، وقتی که منظور فقط اشاره به مؤلفه‌های سیگنال کوچک است از حروف و اندیسهای کوچک استفاده می‌شود مثل i_c و v_{ce}؛ در نهایت برای نمایش کل مقدار ولتاژ و جریان (ac+DC) از حروف کوچک و اندیسهای بزرگ استفاده می‌شود مثل v_{CE} و i_C. به این ترتیب روابط زیر برقرار است:

$$v_{CE} = V_{CE} + v_{ce} \quad , \quad i_C = I_C + i_c$$

- خط بار DC عبارت است از معادله‌ای که رابطه بین جریان و ولتاژ DC نقطه کار ترانزیستور را تعیین می‌کند. در مورد ترکیب امیتر مشترک و کلکتور مشترک این معادله بین I_C و V_{CE} و برای ترکیب بیس مشترک بین $V_{CB} = V_{CE} + V_{EB}$ و I_C است. برای یافتن خط بار DC کافی است در مدار معادل DC معادله KVL را در مدار کلکتور - امیتر نوشت.
- خط بار ac خالص عبارت است از معادله‌ای که رابطه بین جریان و ولتاژ ac خالص نقطه کار ترانزیستور را تعیین می‌کند. در مورد مدارهای امیتر مشترک و کلکتور مشترک این معادله بین i_c و v_{ce} و در مورد مدار بیس مشترک بین i_c و v_{cb} است. به خاطر داشته باشید که مبداء خط بار ac خالص، نقطه کار ترانزیستور می‌باشد. با انتقال مبدأ خط بار ac خالص از نقطه کار ترانزیستور به مبدأ مختصات، معادله کلی بین جریان و ولتاژ نقطه کار ترانزیستور به دست می‌آید که خط بار ac نامیده می‌شود. برای مدارهای امیتر مشترک و کلکتور مشترک این معادله بین i_C و v_{CE} و برای مدار بیس مشترک بین i_C و v_{CB} است.
- به عنوان مثال برای تقویت کننده امیتر مشترک شکل ۴-۲-الف، مدارهای معادل DC و ac به ترتیب در شکلهای ۴-۲-ب و ۴-۲-ج آورده شده است.

Scanned by CamScanner



شکل ۴-۲

برای این مدار خط بارهای DC و ac خالص با استفاده از KVL در مدار معادل DC و ac عبارتند از

$$\text{خط بار DC}: V_{CE} = V_{CC} - (R_C + R_E) I_C = V_{CC} - R_{DC} I_C$$

$$\text{خط بار ac خالص}: v_{ce} = -(R_C \| R_L) i_c = -R_{ac} i_c$$

در نوشتن معادله خط بار DC فرض کرده‌ایم که I_C و I_E تقریباً برابرند. از آنجاکه مبدأ خط بار ac خالص، نقطه کار $Q(I_{CQ}, V_{CEQ})$ است؛ معادله خط بار ac (معادله کلی جریان و ولتاژ نقطه کار) عبارت است از

$$i_C - I_{CQ} = -R_{ac} (v_{CE} - V_{CEQ})$$

که از انتقال مبدأ خط بار ac خالص از نقطه کار ترانزیستور به مبدأ مختصات به دست می‌آید.

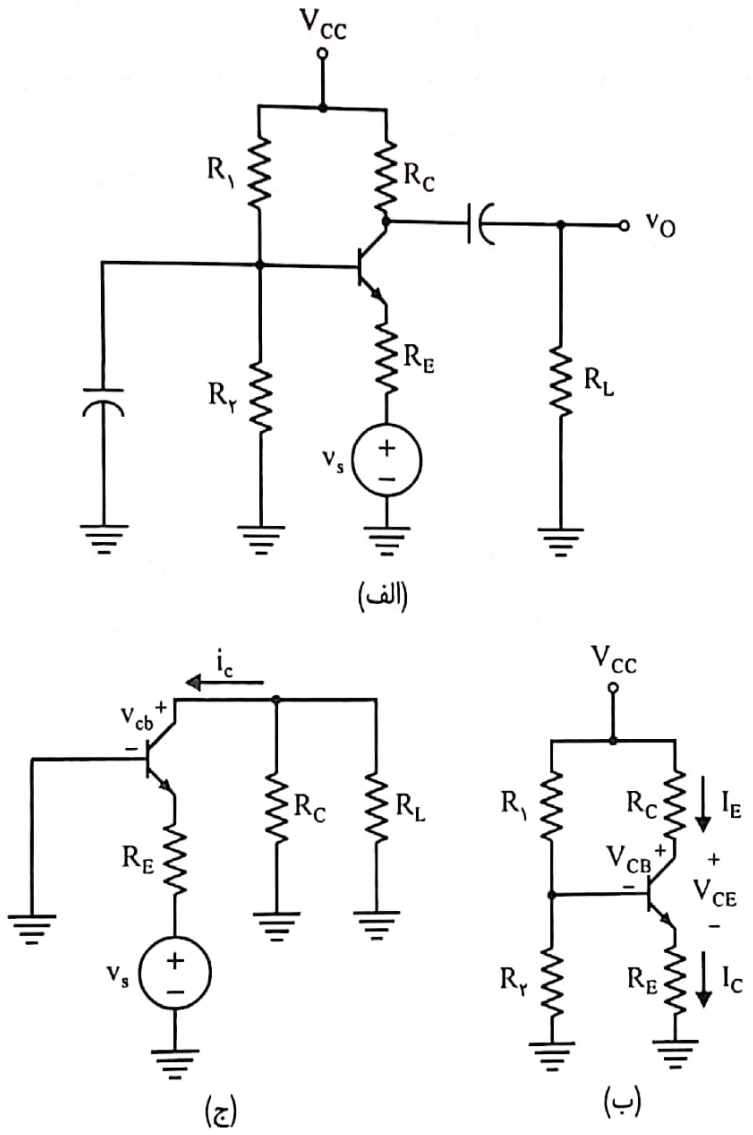
- با توجه به معادلات خط بار DC و ac خالص، مقاومتهای R_{ac} و R_{DC} را به صورت زیر تعریف می‌کنیم:

R_{DC} = مجموع مقاومتهای مدار کلکتور - امیتر در مدار DC، یا به طور کلی‌تر ضریب I_C در معادله خط بار DC که به صورت ولتاژ برحسب جریان نوشته شده باشد.

R_{ac} = کل مقاومتهای مدار کلکتور در مدار معادل ac، یا به طور کلی‌تر ضریب i_c در معادله خط بار ac خالص که به صورت ولتاژ برحسب جریان نوشته شده باشد.

Scanned by CamScanner

● برای درک خطوط بار در ترکیب بیس مشترک، به مدار شکل ۴-۳-الف توجه کنید. برای این ترکیب مدارهای معادل DC و ac به ترتیب در شکلهای ۴-۳-ب و ۴-۳-ج رسم شده‌اند.



شکل ۴-۳

$$\text{خط بار DC}: V_{CB} = V_{CE} - V_{BE}(on) = [V_{CC} - V_{BE}(on)] - (R_C + R_E) I_C$$

$$= [V_{CC} - V_{BE}(on)] - R_{DC} I_C$$

$$\text{خط بار ac خالص}: v_{cb} = -(R_C \| R_L) i_c = -R_{ac} i_c$$

بنابراین خط بار ac یا رابطه کلی بین جریان و ولتاژ نقطه کار به صورت زیر به دست می‌آید:

$$\text{خط بار ac}: v_{CB} - V_{CBQ} = -R_{ac}(i_C - I_{CQ})$$

Scanned by CamScanner

- برای داشتن حداکثر دامنه نوسان متقارن در خروجی یا ورودی بدون اینکه ترانزیستور از ناحیه خطی کار خود خارج گردد، باید نقطه کار ترانزیستور در وسط خط بار ac قرار گیرد. بنابراین می‌توان نشان داد که شرط داشتن حداکثر دامنه نوسان متقارن، انتخاب نقطه کار به صورت زیر است:

$$I_{CQ}=\frac{V_{CC}}{R_{ac}+R_{DC}} \quad , \quad V_{CEQ}=\frac{V_{CC}}{R_{ac}+R_{DC}}R_{ac}$$

توجه نمایید که روابط فوق برای ترکیبهای امیتر مشترک و کلکتور مشترک به کار می‌رود. برای مدار بیس مشترک این روابط با اندکی تغییر به صورت زیر است:

$$I_{CQ}=\frac{V_{CC}-\left|V_{BE(on)}\right|}{R_{ac}+R_{DC}} \quad , \quad V_{CBQ}=\frac{V_{CC}-\left|V_{BE(on)}\right|}{R_{ac}+R_{DC}}R_{ac}$$

- معمولاً طراحی مدار بایاس به صورتی انجام می‌گیرد که حداکثر دامنه نوسان و پایداری نقطه کار نسبت به تغییرات β وجود داشته باشد. بنابراین ابتدا R_{Th} را از شرط پایداری و I_{CQ} را از شرط حداکثر دامنه نوسان به دست آورده و سپس V_{Th} را با نوشتن KVL در مدار بیس - امیتر محاسبه می‌کنیم. با داشتن مقادیر R_{Th} و V_{Th}، مقادیر R_1 و R_2 به دست می‌آیند. R_{Th} و V_{Th} مدار معادل تونن از دید بیس می‌باشند که برای مدار خود بایاس شکل ۴-۱ عبارتند از

$$R_{Th}=R_1 \| R_2 \quad , \quad V_{Th}=\frac{V_{CC}}{R_1+R_2}R_2$$

مقادیر مقاومتهای R_1 و R_2 با معلوم بودن R_{Th} و V_{Th} عبارتند از

$$R_1=\frac{V_{CC}}{V_{Th}}R_{Th} \quad , \quad R_2=\frac{V_{CC}}{V_{CC}-V_{Th}}R_{Th}$$

- برای محاسبه حداکثر دامنه نوسان خروجی در یک مدار طراحی شده امیتر مشترک یا کلکتور مشترک، به صورت زیر عمل می‌کنیم:

الف) مدار معادل DC را به دست آورده و معادله خط بار DC را با نوشتن KVL در مدار کلکتور - امیتر به دست می‌آوریم، که در نتیجه مقاومت R_{DC} نیز مشخص می‌شود.

$$V_{CE}=V_{CC}-R_{DC}I_C$$

با استفاده از این معادله و تحلیل DC مدار، نقطه کار ترانزیستور یعنی $Q(I_{CQ}, V_{CEQ})$ به دست می‌آید.

ب) مدار معادل ac را به دست آورده و معادله خط بار ac خالص را با نوشتن KVL در مدار کلکتور - امیتر به صورت زیر می‌یابیم، که در نتیجه مقاومت R_{ac} نیز مشخص می‌شود.

$$v_{ce}=-R_{ac}i_c$$

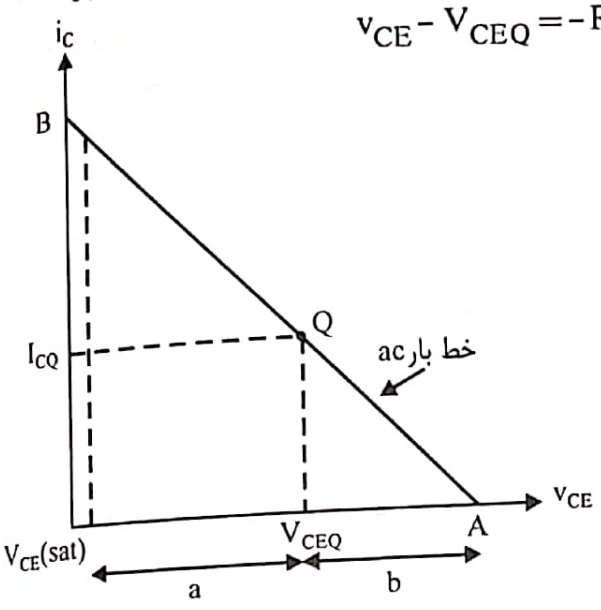
ج) در معادله خط بار ac خالص به جای i_c و v_{ce} با توجه به معادلات زیر جایگذاری می‌نماییم:

$$v_{CE}=V_{CEQ}+v_{ce} \quad , \quad i_C=I_{CQ}+i_c$$

Scanned by CamScanner

بنابراین معادله خط بار ac به صورت زیر حاصل می‌شود که می‌توان به راحتی آن را به خاطر سپرد.

$$v_{CE} - V_{CEQ} = -R_{ac}(i_C - I_{CQ})$$



شکل ۴-۴

مشاهده می‌شود که این معادله رابطه بین کل ولتاژ و کل جریان نقطه کار می‌باشد. به عبارت دیگر هم شامل مقادیر DC و هم شامل مقادیر ac است. بنابراین می‌توان گفت مکان هندسی نقطه کار ترانزیستور می‌باشد. همان طور که قبلاً اشاره شد، رابطه اخیر را معادله کلی جریان کلکتور یا خط بار ac می‌نامیم. لازم است که به تفاوت آن با خط بار ac خالص که مبدأ آن نقطه کار Q است توجه شود.

د) معادله اخیر را رسم کرده و با توجه به آن حداکثر دامنه نوسان به دست می‌آید. این مطلب در شکل ۴-۴ نمایش داده شده است. با توجه به این شکل حداکثر دامنه نوسان متقارن ولتاژ کلکتور -امیتر بدون اینکه ترانزیستور وارد ناحیه قطع یا اشباع گردد برابر است با

$$v_{ce,max} = \min(a, b)$$

در شکل ۴-۴ مقادیر A و B با توجه به معادله خط بار ac برابر است با

$$A = R_{ac} I_{CQ} + V_{CEQ} \quad , \quad B = (R_{ac} I_{CQ} + V_{CEQ})/R_{ac}$$

- **پایداری نقطه کار ترانزیستور:** برای هر مدار بایاس، جریان نقطه کار یا I_C را می‌توان به صورت تابعی از مشخصات ترانزیستور مثل β، V_{BE}، I_{CBO} و مشخصات مدار از جمله منبع تغذیه و مقاومتها نوشت. معمولاً منابع تغذیه DC کاملاً ثابت نبوده و دارای مقداری ریپل می‌باشند. همچنین مقاومتها نیز دارای تلورانس هستند. از طرفی I_{CBO} و V_{BE} به دما وابسته بوده و برای β نیز مقدار دقیقی نمی‌توان در نظر گرفت، بلکه همواره یک محدوده β_{min} تا β_{max} داده می‌شود. بنابراین جریان کلکتور می‌تواند تغییرات وسیعی داشته باشد که نامناسب خواهد بود. منظور از پایداری نقطه کار ترانزیستور، ایجاد شرایطی است که تغییرات پارامترهای مختلف اثر چندانی روی جریان کلکتور نداشته باشد. در این ارتباط، پایداری حرارتی اهمیت بیشتری دارد.
- جریان اشباع معکوس کلکتور (I_{CBO}) به ازای هر ۱۰ درجه سانتیگراد افزایش دما، دو برابر می‌شود و V_{BE} به ازای هر درجه سانتیگراد افزایش دما، ۲٫۵ میلی ولت کاهش می‌یابد. بنابراین می‌توان معادلات زیر را برای آنها داشت:

$$I_{CBO}(T_2) = I_{CBO}(T_1)\, 2^{(T_2 - T_1)/10}$$

$$V_{BE}(T_2) = V_{BE}(T_1) - 2{,}5(T_2 - T_1) \ \text{mV}$$

- در ایجاد انحراف در نقطه کار برای ترانزیستورهای سیلیکنی، تغییرات حرارتی V_{BE} و برای ترانزیستورهای ژرمانیمی، تغییرات حرارتی I_{CBO} نقش مؤثرتری ایفا می‌کنند.

Scanned by CamScanner

- با توجه به اینکه I_C تابعی از پارامترهای β، I_{CBO} و V_{BE} می‌باشد، تغییرات I_C را می‌توان به صورت تابعی از تغییرات این پارامترها به صورت زیر نوشت:

$$\Delta I_C = S_I \Delta I_{CBO} + S_V \Delta V_{BE} + S_\beta \Delta\beta$$

در این معادله، ضرایب S_I، S_V و S_β را ضرایب پایداری گویند که به صورت زیر تعریف می‌شوند:

$$S_I = \frac{\Delta I_C}{\Delta I_{CBO}} \approx \frac{\partial I_C}{\partial I_{CBO}} \quad , \quad S_V = \frac{\Delta I_C}{\Delta V_{BE}} \approx \frac{\partial I_C}{\partial V_{BE}} \quad , \quad S_\beta = \frac{\Delta I_C}{\Delta\beta} \approx \frac{I_C(\beta_2) - I_C(\beta_1)}{\beta_2 - \beta_1}$$

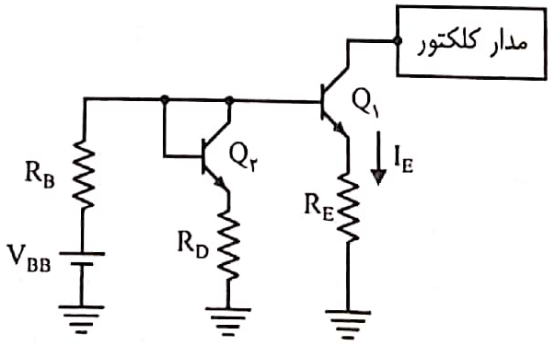
توجه کنید که در مورد S_β به دلیل اینکه β معمولاً دارای تغییرات وسیعی می‌باشد نمی‌توان از مشتق جزیی استفاده نمود. در واقع استفاده از مشتق جزیی با این فرض که تغییرات متغیرها کوچک است، صحیح می‌باشد؛ در غیر این صورت برای S_I و یا S_V نیز باید همانند β مستقیماً عمل نمود.

- به همین ترتیب می‌توان ضرایب پایداری دیگری مثل S_{R_E} و $S_{V_{CC}}$ را تعریف نمود.
- برای یک مدار خود بایاس و با شرط پایداری نقطه کار نسبت به β یعنی $R_{Th} << \beta_{min} R_E$، ضرایب پایداری عبارتند از

$$S_I \approx (1 + R_{Th}/R_E) \quad , \quad S_V \approx -1/R_E \quad , \quad S_\beta = \frac{I_{C_1}}{\beta_1}\left(\frac{R_{Th} + R_E}{R_{Th} + (1+\beta_2)R_E}\right)$$

در رابطه S_β منظور از I_{C_1} مقدار I_C به ازای β_1 می‌باشد.

- در روشهای جبران تغییرات حرارتی، فنونی بررسی می‌شود که اثرات تغییرات حرارتی I_{CBO} و V_{BE} ترانزیستور را خنثی می‌نمایند.
- برای جبران تغییرات حرارتی V_{BE} ترانزیستور، از یک ترانزیستور مشابه به عنوان دیودی که دارای تغییرات حرارتی کاملاً مشابه با دیود بیس - امیتر است، استفاده می‌شود. این مطلب در مدار شکل ۴-۵ نمایش داده شده است. برای این مدار، با توجه به اینکه Q_2 همانند یک دیود با ولتاژ برابر V_{BE} عمل می‌کند، با قرار دادن مدار معادل تونن از دید بیس، جریان امیتر به صورت زیر به دست می‌آید:



شکل ۴-۵

$$I_E = \frac{1}{R_E}\left[\frac{R_D V_{BB} + R_B V_{BE}}{R_B + R_D} - V_{BE}\right]$$

با مشتق‌گیری از طرفین رابطه فوق، نسبت به دما داریم

$$\frac{\partial I_E}{\partial T} = \left(\frac{-1}{R_E(1 + R_B/R_D)}\right)\frac{\partial V_{BE}}{\partial_T}$$

ملاحظه می‌شود وابستگی حرارتی I_C نسبت به حالت جبران نشده با ضریب $\frac{1}{1 + R_B/R_D}$ کاهش یافته است.

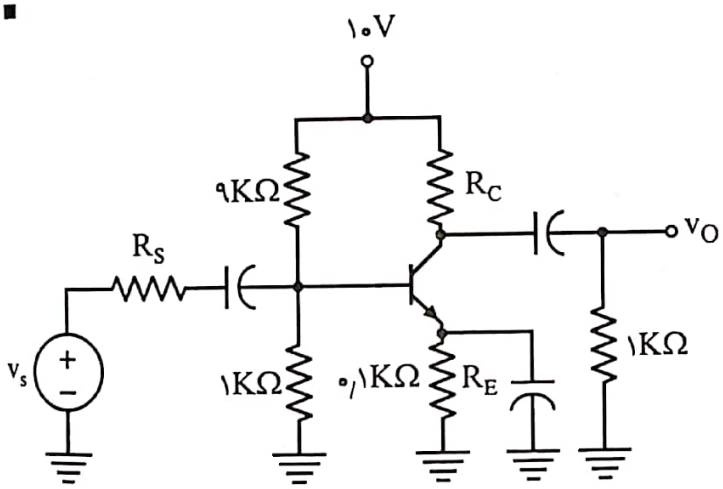
- از روشهای دیگر جبران تغییرات حرارتی V_{BE}، استفاده از یک یا چند دیود سری به جای ترانزیستور Q_2 می‌باشد.

Scanned by CamScanner

۲. در مدار شکل ۴-۸، ترانزیستور دارای $V_{CE}(sat) = ۰/۲\,V$، $V_{BE}(on) = ۰/۷\,V$ و $\beta = ۱۰۰$ می‌باشد.

الف) R_C را طوری تعیین نمایید که دامنه نوسان متقارن ولتاژ خروجی حداکثر گردد.

ب) حداکثر دامنه نوسان متقارن ولتاژ خروجی، ولتاژ و جریان کلکتور را به دست آورید.



شکل ۴-۸

حل: الف) ابتدا با استفاده از مدار معادل DC، نقطه کار ترانزیستور را محاسبه می‌کنیم.

$$R_{Th} = ۹ \parallel ۱ = ۰/۹\,K\Omega \quad , \quad V_{Th} = \frac{۱۰}{۹+۱} \times ۱ = ۱\,V$$

$$KVL\,BE: V_{Th} = R_{Th} I_B + V_{BE} + R_E I_E \quad , \quad I_E = (۱+\beta) I_B$$

$$\Rightarrow \quad I_B = ۲۷/۲۷\mu A \quad , \quad I_C = ۲/۷۳\,mA \quad , \quad I_E = ۲/۷۵\,mA$$

Scanned by CamScanner

$$R_{ac} = R_C \parallel ۱ \quad , \quad R_{DC} = R_C + R_E = ۰/۱ + R_C$$

$$I_{CQ} = \frac{V_{CC}}{R_{ac} + R_{DC}} \quad \Rightarrow \quad ۲/۷۳ = \frac{۱۰}{R_C/(R_C + ۱) + ۰/۱ + R_C}$$

$$\Rightarrow \quad R_C = ۲/۸۳K\Omega \quad , \quad R_{ac} = ۰/۷۴K\Omega \quad , \quad R_{DC} = ۲/۹۳K\Omega$$

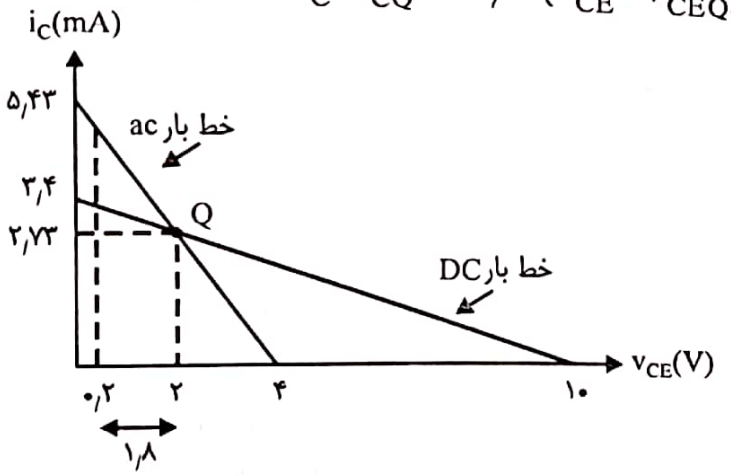
$$\text{خط بار DC}: V_{CE} = V_{CC} - R_{DC} I_C = ۱۰ - ۲/۹۳ I_C \Rightarrow Q(۲/۷۳mA, ۲V)$$

$$\text{خط بار ac خالص}: v_{ce} = -R_{ac} i_c \quad \Rightarrow \quad i_c = -۱/۳۵ v_{ce}$$

معادله کلی جریان کلکتور یا خط بار ac با انتقال مبدأ خط بار ac خالص از نقطه کار Q به مبدأ مختصات، برابر است با

$$\text{خط بار ac}: i_C - I_{CQ} = -۱/۳۵(v_{CE} - V_{CEQ}) \Rightarrow i_C = -۱/۳۵ v_{CE} + ۵/۴۳$$

این معادله در شکل ۴-۹ رسم شده که با توجه به آن حداکثر دامنه نوسان متقارن v_{ce} برابر ۱/۸ ولت است. با استفاده از خط بار ac خالص ($i_c = -۱/۳۵ v_{ce}$)، حداکثر دامنه نوسان i_c برابر ۲/۴۳mA خواهد بود. دامنه نوسان خروجی ($v_o = v_{ce}$) نیز برابر ۱/۸ ولت می‌باشد.



شکل ۴-۹

■

Scanned by CamScanner

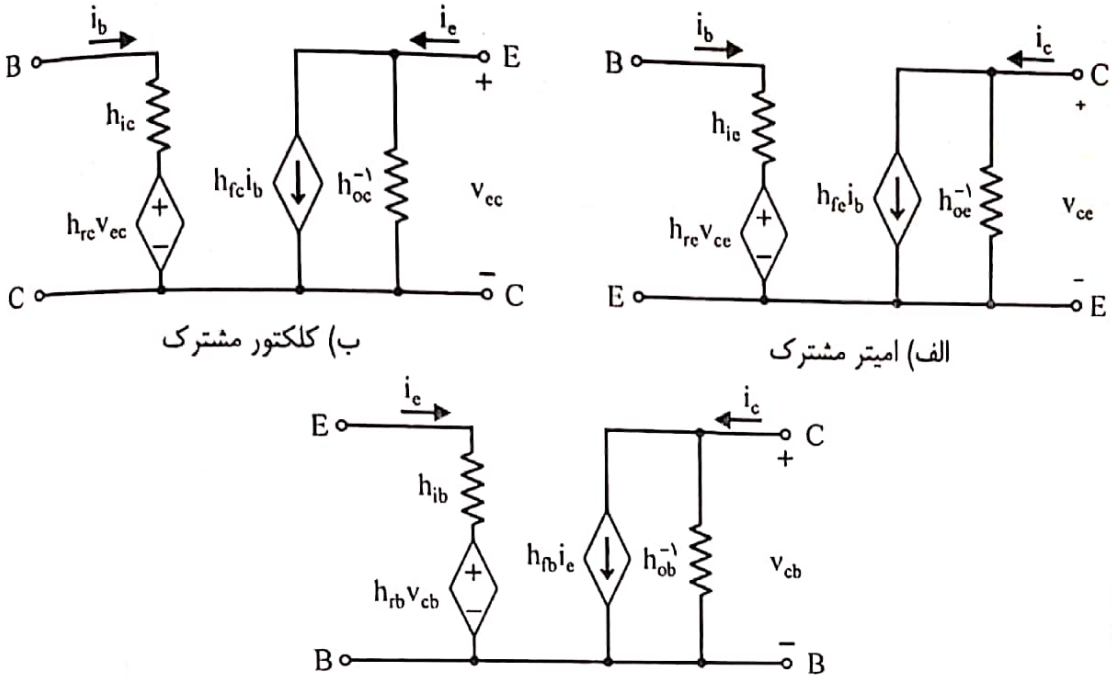
۵

تقویت‌کننده‌های ترانزیستوری در فرکانسهای پایین

۵-۱ چکیده

- به منظور استفاده از خاصیت تقویت‌کنندگی ترانزیستور، این عنصر همواره در ناحیه فعال بایاس می‌شود.
- سیگنال ورودی تقویت کننده، یک سیگنال کوچک است به طوری که در محدوده تغییرات آن می‌توان ترانزیستور را با یک مدل خطی جایگزین کرد.
- منظور از تجزیه و تحلیل سیگنال کوچک یک تقویت کننده، عبارت است از محاسبه مشخصه‌های آن از قبیل بهره ولتاژ، بهره جریان، مقاومت ورودی و مقاومت خروجی.
- مدل هیبرید h که متداول‌ترین مدل سیگنال کوچک ترانزیستور در فرکانسهای پایین است در سه ترکیب امیتر مشترک، کلکتور مشترک و بیس مشترک در شکل ۵-۱ نمایش داده شده است. مدلهای نشان داده شده برای هر دو نوع ترانزیستور NPN و PNP به کار می‌روند.
- مشخصه‌های هیبرید h در هر یک از ترکیبهای فوق را می‌توان برحسب دو ترکیب دیگر به دست آورد. همواره می‌توان از مدل هیبرید امیتر مشترک به جای کلکتور مشترک نیز استفاده کرد.
- پارامترهای هیبرید h برخلاف دیگر پارامترها، با استفاده از مشخصه‌های ورودی و خروجی ترانزیستور قابل محاسبه می‌باشند و به طور کلی به جریان نقطه کار و دما وابسته هستند.

Scanned by CamScanner



الف) امیتر مشترک

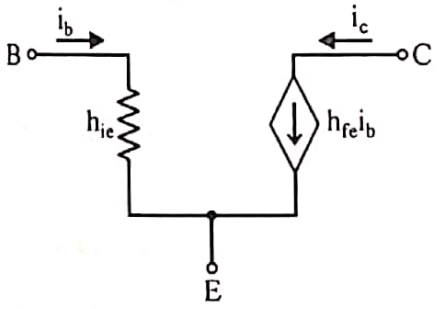
ب) کلکتور مشترک

ج) بیس مشترک

شکل ۵-۱

● معمولاً به دلیل بزرگ بودن مقاومت h_{oe}^{-1} و کوچک بودن h_{re}، می‌توان مدل هیبرید h امیتر مشترک را به صورت شکل ۵-۲ ساده نمود که با خطای جزیی، تجزیه و تحلیل را بسیار راحت‌تر می‌کند. مقدار h_{ie} به صورت زیر به دست می‌آید که در آن η معمولاً برابر یک و V_T در دمای $300^\circ K$ معمولاً برابر ۲۶ میلی ولت در نظر گرفته می‌شود:

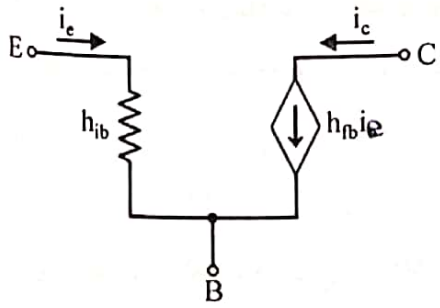
$$h_{ie} = h_{fe}\frac{\eta V_T}{I_{CQ}}$$



شکل ۵-۲

● مدل هیبرید h بیس مشترک را نیز می‌توان به صورت شکل ۵-۳ تقریب زد. همچنین مشخصه‌های این مدل تقریبی برحسب مشخصه‌های هیبرید امیتر مشترک برابر است با

$$h_{ib} = \frac{h_{ie}}{1+h_{fe}} \quad , \quad h_{fb} = \frac{-h_{fe}}{1+h_{fe}}$$

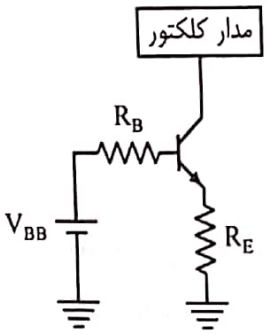


شکل ۵-۳

● مدار معادل سیگنال کوچک یک تقویت کننده با جایگذاری مدل هیبرید ترانزیستور در مدار معادل ac به دست می‌آید که با تحلیل مداری آن، مشخصه‌های تقویت کننده محاسبه می‌شوند.

Scanned by CamScanner

- سه نوع تقویت کننده ترانزیستوری امیتر مشترک، کلکتور مشترک و بیس مشترک وجود دارد که با توجه به مشخصاتی که دارند، برای اهداف متفاوتی به کار می‌روند.
- تقویت کننده امیتر مشترک دارای مقادیر متوسطی برای بهره ولتاژ، بهره جریان، مقاومت ورودی و مقاومت خروجی است. بنابراین هم به عنوان تقویت کننده ولتاژ و هم به عنوان تقویت کننده جریان قابل استفاده است.
- تقویت کننده کلکتور مشترک یا امیتر فالوئر دارای مقاومت ورودی بزرگ، مقاومت خروجی کوچک، بهره جریان بزرگ و بهره ولتاژ کمتر از واحد است. بنابراین از این تقویت کننده می‌توان به عنوان تقویت کننده جریان یا بافر استفاده کرد. یک بافر ایده‌آل دارای مقاومت ورودی بی‌نهایت، مقاومت خروجی صفر و بهره ولتاژ برابر واحد است.
- مشخصات تقویت کننده بیس مشترک، عکس مشخصات تقویت کننده کلکتور مشترک است.
- پارامتر h_{fe} ترانزیستور را می‌توان تقریباً همان بهره جریان DC ترانزیستور یعنی β یا h_{FE} در نظر گرفت.
- با توجه به مدار شکل ۵-۴ و نوشتن معادله KVL در مدار بیس-امیتر، معادلات جریان I_E و I_B در ناحیه فعال به صورت زیر به دست می‌آیند:



شکل ۵-۴

$$I_E = \frac{V_{BB} - V_{BE}}{R_E + R_B/(1 + h_{fe})} \quad , \quad I_B = \frac{V_{BB} - V_{BE}}{R_B + (1 + h_{fe})R_E}$$

با توجه به دو معادله فوق دو نکته زیر را می‌توان به خاطر سپرد:

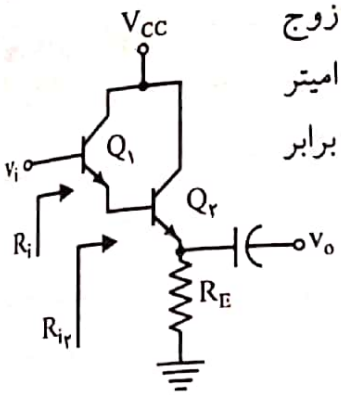
الف) کلیه مقاومتهای امیتر از دید بیس در $(1 + h_{fe})$ ضرب می‌شوند.

ب) کلیه مقاومتهای بیس از دید امیتر بر $(1 + h_{fe})$ تقسیم می‌گردند.

این دو قاعده از نظر ac نیز صحیح می‌باشند.

- هرگاه بهره تقویت بزرگی نیاز باشد، یا علاوه بر تقویت، تطبیق امپدانس نیز لازم باشد از تقویت کننده‌های چند طبقه استفاده می‌شود.
- چنانچه طبقات مختلف توسط خازن کوپلاژ از هم مجزا شده باشند، نقاط کار طبقات مستقل از یکدیگر خواهند بود. خازن کوپلاژ از انتقال DC بین طبقات جلوگیری می‌نماید و در واقع فرکانس قطع پایینی تقویت کننده را تعیین می‌کند. در این حالت می‌توان کل تقویت کننده را یکجا تجزیه و تحلیل کرد. همچنین می‌توان بهره جریان یا ولتاژ تقویت کننده را از حاصل‌ضرب بهره‌های جریان یا ولتاژ تک تک طبقات به دست آورد. در این صورت باید دقت داشت که مقاومت ورودی هر طبقه به عنوان مقاومت بار برای طبقه قبلی در نظر گرفته شود.
- در تقویت کننده‌های چند طبقه، طبقات میانی حتماً از نوع امیتر مشترک می‌باشند. طبقه ورودی بسته به مقاومت ورودی مورد نیاز، بیس مشترک یا کلکتور مشترک انتخاب می‌شود. به عنوان مثال اگر بار یک مقاومت کوچک باشد، طبقه آخر کلکتور مشترک انتخاب می‌شود که دارای مقاومت خروجی کوچکی است.

Scanned by CamScanner



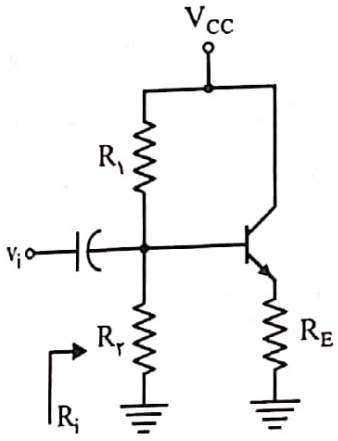
شکل ۵-۵

● برای افزایش مقاومت ورودی تقویت کننده امیتر فالوئر می‌توان از یک زوج دارلینگتون به صورت شکل ۵-۵ استفاده کرد. با توجه به اینکه مقاومتهای امیتر از دید بیس در $(1+h_{fe})$ ضرب می‌شوند، مقاومت ورودی مدار (R_i) برابر است با

$$R_i = h_{ie_1} + (1+h_{fe})(R_{i_2} \parallel h_{oe}^{-1})$$

$$R_{i_2} = h_{ie_2} + (1+h_{fe})(R_E \parallel h_{oe}^{-1})$$

با توجه به رابطه R_i چنانچه بتوان کاری کرد که R_{i_2} با h_{oe}^{-1} موازی نگردد، مقدار R_i بسیار بزرگ‌تر خواهد شد. برای این منظور می‌توان از روش بوت استرپ استفاده کرد.



شکل ۵-۶

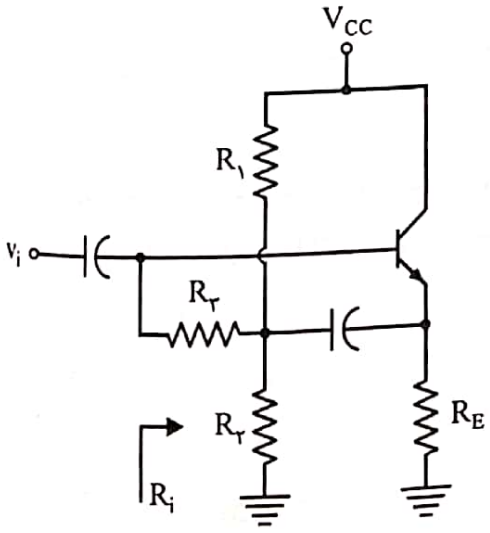
● **بوت استرپ:** برای مدار امیتر فالوئر شکل ۵-۶ مقاومت ورودی برابر است با

$$R_i = R_{Th} \parallel [h_{ie} + (1+h_{fe})(R_E \parallel h_{oe}^{-1})]$$

$$R_{Th} = R_1 \parallel R_2$$

ملاحظه می‌شود که مقاومت ورودی نمی‌تواند از R_{Th} بزرگ‌تر شود؛ به عبارت دیگر مقاومتهای بایاس یعنی R_1 و R_2 باعث کاهش R_i می‌گردند. این اِشکال در مدار دارلینگتون نیز موجود است. برای رفع این مشکل از مدار بوت استرپ شده به صورت شکل ۵-۷ استفاده می‌گردد. در این مدار از نظر سیگنال کوچک مقاومت امیتر برابر است با

$$R'_E = R_1 \parallel R_2 \parallel R_E \parallel h_{oe}^{-1}$$



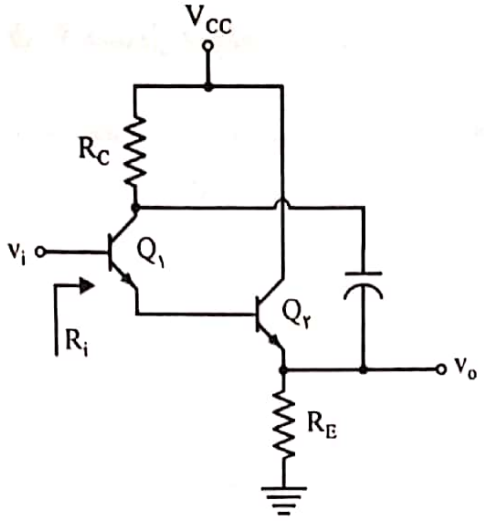
شکل ۵-۷

حال چنانچه R_3 به اندازه کافی بزرگ باشد به گونه‌ای که $R_3 \parallel h_{ie} \approx h_{ie}$ باشد، مقاومت ورودی برابر است با

$$R_i = h_{ie} + (1+h_{fe})R'_E$$

که اگر با حالت بوت استرپ نشده مقایسه کنید، اثر مقاومتهای بایاس در کاهش R_i بر طرف شده است.

Scanned by CamScanner



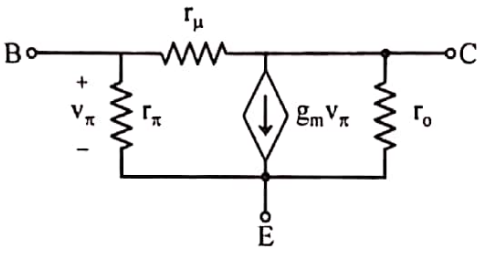
شکل ۵-۸

● برای افزایش مقاومت ورودی زوج دارلینگتون، روش بوت استرپ برای مقاومت h_{oe}^{-1} ترانزیستور اول به کار می‌رود. این مطلب در شکل ۵-۸ نمایش داده شده است. در این مدار از دید سیگنال کوچک، R_C با R_E موازی می‌شود؛ بنابراین

$$R'_E = R_E \parallel R_C \parallel h_{oe}^{-1}$$

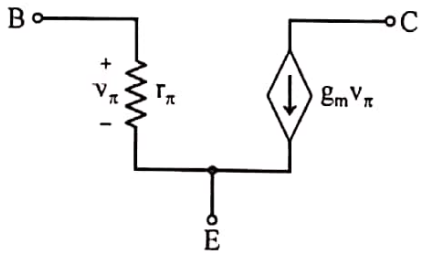
h_{oe}^{-1} ترانزیستور اول با h_{ie_2} موازی می‌گردد که می‌توان نتیجه را برابر h_{ie_2} گرفت. بنابراین R_i برابر است با

$$R_i = h_{ie_1} + (1+h_{fe})[h_{ie_2} + (1+h_{fe})R'_E]$$
$$\approx (1+h_{fe})^2 R'_E$$



شکل ۵-۹

● **مدل هیبرید π:** یکی از مدلهای سیگنال کوچک دیگر ترانزیستور که به نوبه خود حائز اهمیت است، مدل هیبرید π می‌باشد که مدل نسبتاً دقیق آن در شکل ۵-۹ نشان داده شده است. مقاومت بیس-کلکتور (r_μ)، معمولاً بسیار بزرگ بوده و عملاً از آن صرف نظر می‌شود. مقدار مقاومت r_o برای ترانزیستورهای مختلف بین چند ده تا چند صد کیلو اهم به دست می‌آید (در حقیقت r_o همان مقاومت h_{oe}^{-1} در مدل هیبرید h است) و بنابراین در اکثر موارد قابل صرف نظر است. مدل ساده شده هیبرید π ترانزیستور برای هر دو نوع ترانزیستور NPN و PNP در شکل ۵-۱۰ نمایش داده شده است.



شکل ۵-۱۰

● در مدل هیبرید π، پارامتر g_m یک هدایت انتقالی است که به صورت زیر تعریف می‌شود:

$$g_m = \frac{i_c}{v_{be}} \Rightarrow g_m = \frac{I_C}{V_T}$$

که در آن، I_C جریان کلکتور و V_T در دمای ۳۰۰ درجه کلوین برابر ۲۶ میلی ولت است.

● مقاومت ورودی r_π در مدل هیبرید π به صورت v_{be}/i_b تعریف می‌شود و بنابراین به صورت زیر قابل محاسبه است:

$$r_\pi = \frac{v_{be}}{i_b} = \frac{\beta v_{be}}{i_c} = \frac{\beta}{g_m} = \frac{\beta V_T}{I_C} = \frac{V_T}{I_B}$$

● در مدل هیبرید π، مقاومت r_o چنین تعریف می‌شود:

$$\frac{1}{r_o} = \frac{\partial i_C}{\partial v_{CE}}\bigg|_{v_{be}=0} = \frac{I_C}{V_A} \Rightarrow r_o = \frac{V_A}{I_C}$$

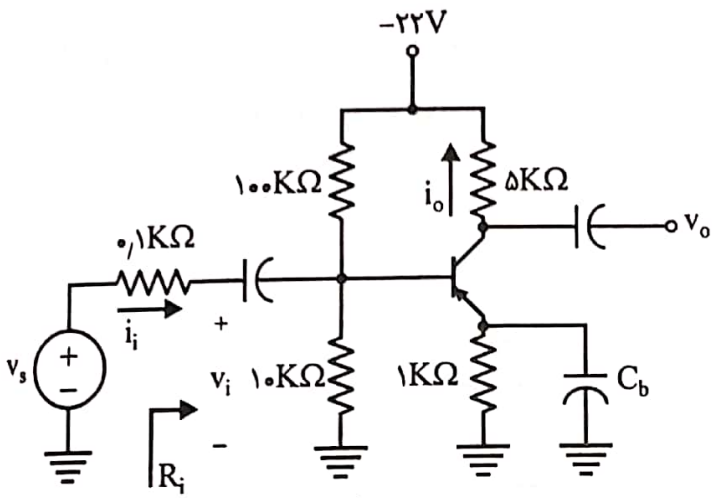
که در آن V_A، ولتاژ ارلی ترانزیستور است.

Scanned by CamScanner

۷. در تقویت کننده امیتر مشترک شکل ۵-۲۲، برای ترانزیستور $h_{fe} = ۱۰۰$، $V_{BE} = ۰/۷V$ و $V_T = ۲۶\,mV$ است.

الف) مقادیر کمیتهای بهره جریان، بهره ولتاژ و مقاومت ورودی را به دست آورید.

ب) اگر فقط نیمی از مقاومت امیتر را توسط خازن کنارگذر C_b بایپاس نماییم، A_i، R_i و A_{v_s} چقدر خواهند شد؟ این عمل چگونه به خطی‌تر شدن تقویت‌کننده برای سیگنالهای بزرگ کمک می‌کند؟



شکل ۵-۲۲

حل: با قرار دادن معادل تونن بیس، جریان نقطه کار را به دست می‌آوریم.

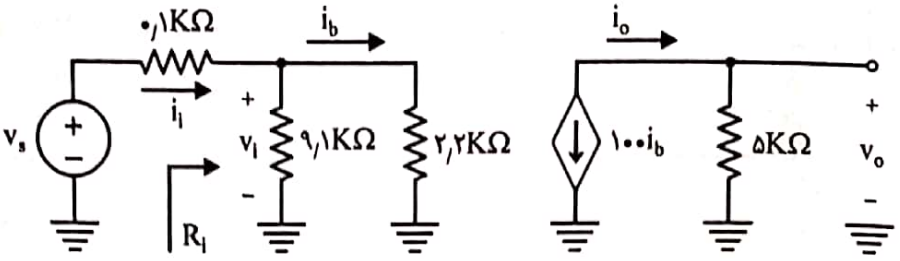
$$R_{Th} = ۱۰۰ \| ۱۰ = ۹/۱K\Omega \quad , \quad V_{Th} = \frac{-۲۲}{۱۰۰ + ۱۰} \times ۱۰ = -۲V$$

$$I_E = \frac{-V_{Th} - V_{EB}}{R_E + R_{Th}/(۱+h_{fe})} = ۱/۱۹\,mA \quad , \quad I_C = \alpha I_E = ۱/۱۸\,mA$$

$$h_{ie} = h_{fe}\frac{V_T}{I_C} = ۲/۲K\Omega$$

Scanned by CamScanner

مدار معادل سیگنال کوچک تقویت کننده در شکل ۵-۲۳ رسم شده است.



شکل ۵-۲۳

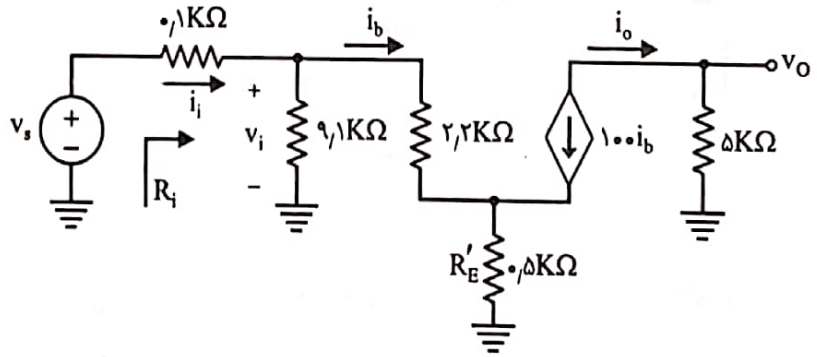
$$v_o = -100 i_b \times 5 = -500 i_b = -500 \left(\frac{v_i}{2{,}2}\right) = -227{,}27 v_i \Rightarrow A_v = -227{,}27$$

$$R_i = 9{,}1 \parallel 2{,}2 = 1{,}77\,K\Omega$$

$$A_{v_s} = \frac{v_o}{v_s} = \frac{R_i}{R_i + R_S} A_v = -206{,}6$$

$$A_i = \frac{i_o}{i_i} = \frac{v_o/5}{v_i/R_i} = \frac{1{,}77}{5} A_v = -80{,}45$$

ب) مدار معادل سیگنال کوچک در این حالت به صورت شکل ۵-۲۴ خواهد بود.



شکل ۵-۲۴

محاسبه A_v:

$$v_o = -100 i_b \times 5 = -500 i_b$$

$$v_i = 2{,}2 i_b + (i_b + 100 i_b) \times 0{,}5 = 52{,}7 i_b \Rightarrow A_v = \frac{v_o}{v_i} = -9{,}49$$

$$R_i = 9{,}1 \parallel [h_{ie} + (1 + h_{fe})(R'_E)] = 7{,}76\,K\Omega$$

$$A_{v_s} = \frac{v_o}{v_s} = \frac{R_i}{R_i + R_S} A_v = -9{,}37$$

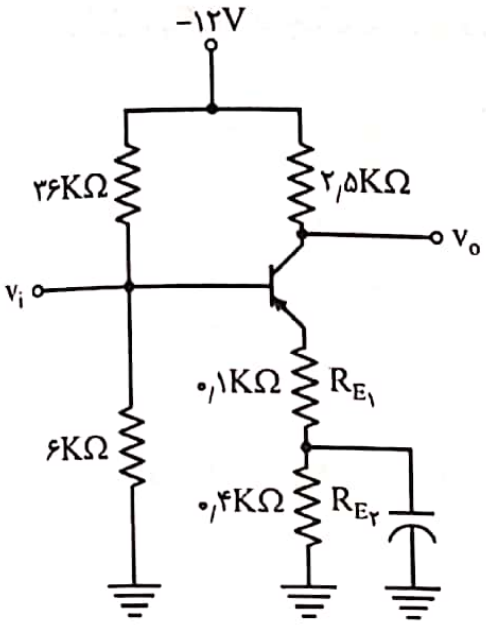
$$A_i = \frac{i_o}{i_i} = \frac{v_o/5}{v_i/R_i} = \left(\frac{R_i}{5}\right) A_v = -14{,}73$$

چون بهره تقویت کننده کم شده است، بنابراین سیگنالهای با دامنه بزرگ‌تری می‌توانند بدون اعوجاج در خروجی ظاهر شوند.

■

Scanned by CamScanner

۸.۵ در مدار تقویت کننده شکل ۵-۲۵ ترانزیستور دارای $h_{fe} = ۱۰۰$، $V_{EB} = ۰/۷V$ و $V_T = ۲۶\,mV$ می‌باشد. بهره جریان، بهره ولتاژ و مقاومت ورودی را بیابید.



شکل ۵-۲۵

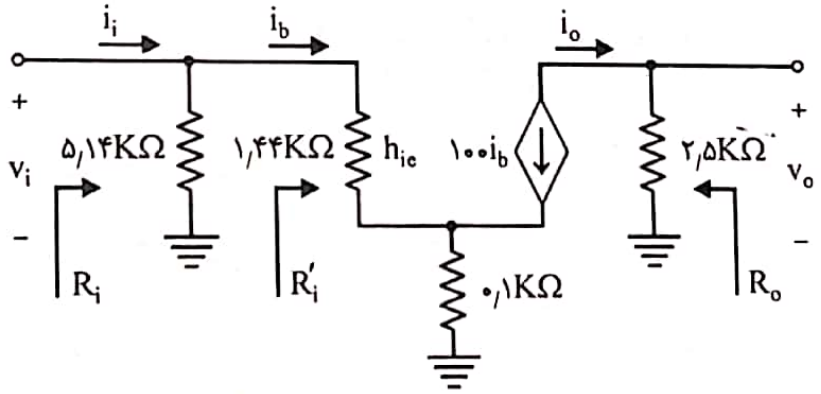
حل: با قرار دادن مدار معادل تونن از دید بیس، نقطه کار را به دست می‌آوریم.

$$R_{Th} = ۳۶ \,\|\, ۶ = ۵/۱۴\,K\Omega\ ,\ V_{Th} = \frac{-۱۲}{۳۶+۶} \times ۶ = -۱/۷۱V$$

$$I_E = \frac{-V_{Th} - V_{EB}}{R_{E_1} + R_{E_2} + R_{Th}/(۱+h_{fe})} = ۱/۸۳\,mA$$

$$I_C = \alpha I_E = ۱/۸۱\,mA\ ,\ h_{ie} = h_{fe}\frac{V_T}{I_C} = ۱/۴۴\,K\Omega$$

مدار معادل سیگنال کوچک تقویت کننده به صورت شکل ۵-۲۶ است.



شکل ۵-۲۶

محاسبه R_i:

$$KVL: v_i = ۱/۴۴\,i_b + ۰/۱(i_b + ۱۰۰\,i_b) = ۱۱/۵۴\,i_b$$

$$\Rightarrow R'_i = \frac{v_i}{i_b} = ۱۱/۵۴\,K\Omega \Rightarrow R_i = R'_i \,\|\, ۵/۱۴ = ۳/۵۶\,K\Omega$$

$$v_o = -۱۰۰\,i_b \times ۲/۵ = -۲۵۰\left(\frac{v_i}{R'_i}\right) = -۲۱/۶۶\,v_i \Rightarrow A_v = \frac{v_o}{v_i} = -۲۱/۶۶$$

$$A_i = \frac{i_o}{i_i} = \frac{v_o/۲/۵}{v_i/R_i} = \frac{R_i}{۲/۵}A_v = -۳۰/۸$$

■

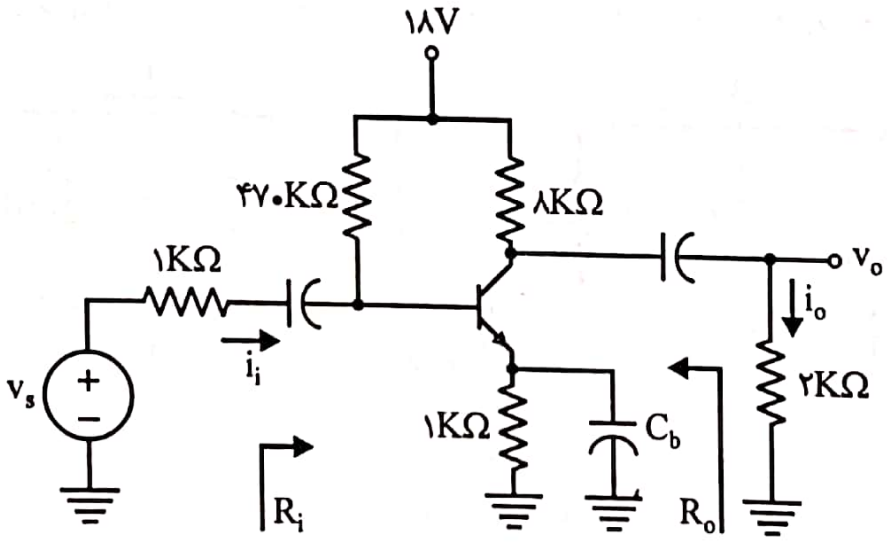
Scanned by CamScanner

$R_S + R_i$

۱۱. در تقویت‌کننده شکل ۵-۳۲ ترانزیستور دارای $h_{fe} = ۲۰$، $V_{BE} = ۰/۷V$ و $V_T = ۲۶\,mV$ است.

الف) کمیتهای A_i، R_i، R_o و A_{v_s} را محاسبه کنید.

ب) اگر خازن کنارگذر C_b را بر داریم مقادیر جدید R_i و R_o چقدر خواهند بود؟



شکل ۵-۳۲

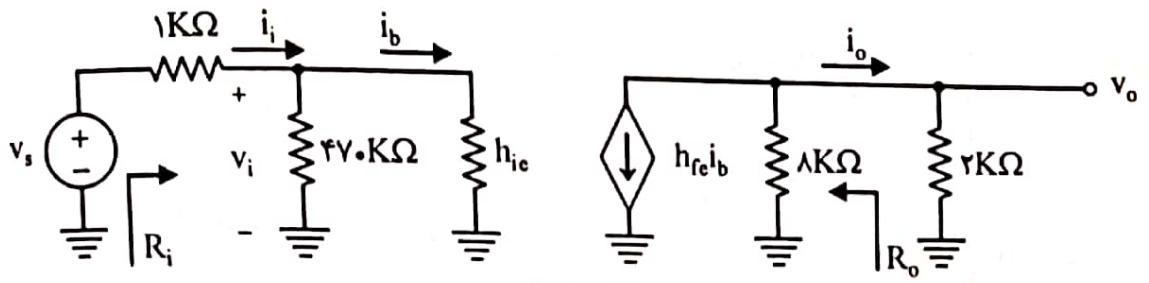
حل: ابتدا نقطه کار را با نوشتن KVL به دست می‌آوریم.

$$۱۸ = ۴۷۰\,I_B + V_{BE} + ۱ \times I_E \;,\; I_E = (۱ + h_{fe})\,I_B \;\Rightarrow\; I_B = ۳۵\mu A$$

$$I_C = h_{fe}\,I_B = ۰/۷mA \;,\; h_{ie} = h_{fe}\frac{V_T}{I_C} = ۷۴۳\Omega$$

مدار معادل سیگنال کوچک به صورت شکل ۵-۳۳ خواهد بود.

Scanned by CamScanner



شکل ۵-۳۳

$$R_i = ۴۷۰ \parallel h_{ie} = ۷۴۲\Omega$$

$$v_o = ۲ i_o = -۲ h_{fe} i_b \frac{۸}{۲+۸} = -۳۲ i_b \quad , \quad i_b = \frac{v_i}{h_{ie}} \Rightarrow A_v = \frac{v_o}{v_i} = -۴۳$$

محاسبه A_i:

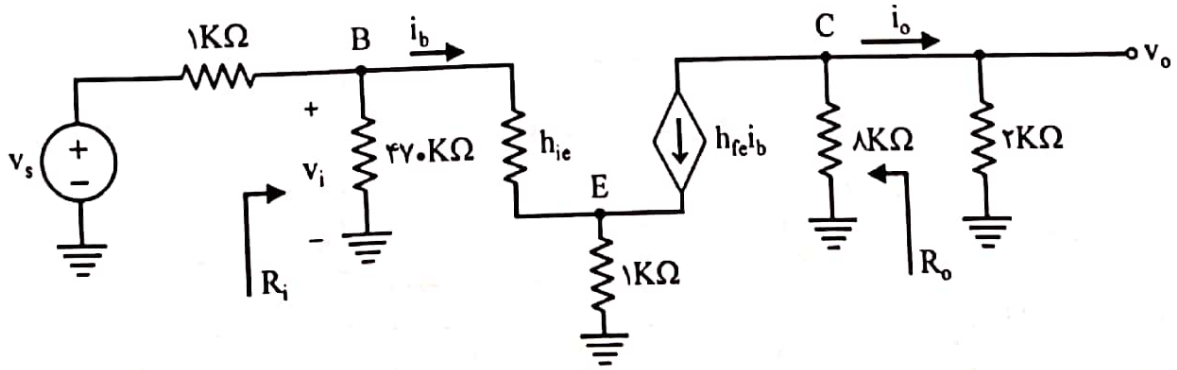
$$i_o = -h_{fe} i_b \frac{۸}{۸+۲} = -۱۶ i_b \quad , \quad i_b = \frac{۴۷۰}{۴۷۰ + h_{ie}} i_i$$

$$\Rightarrow A_i = \frac{i_o}{i_i} = -۱۶ \left(\frac{۴۷۰}{۴۷۰ + h_{ie}} \right) \approx -۱۶$$

$$A_{v_s} = \frac{v_o}{v_s} = \frac{R_i}{R_S + R_i} A_v = -۱۸/۳$$

برای محاسبه R_o، اگر منبع سیگنال ورودی را حذف کنیم $i_b = ۰$ خواهد بود و در نتیجه $R_o = ۸K\Omega$ به دست می‌آید.

ب) اگر خازن کنار گذر C_b را حذف کنیم، مدار معادل سیگنال کوچک به صورت شکل ۵-۳۴ خواهد بود.



شکل ۵-۳۴

$$R_i = ۴۷۰ \parallel [h_{ie} + (۱ + h_{fe}) R_E] = ۲۰/۷۸K\Omega$$

اگر منبع سیگنال ورودی v_s صفر شود، از KVL در حلقه BE می‌توان دید که $i_b = ۰$ و در نتیجه $R_o = ۸K\Omega$ به دست می‌آید.

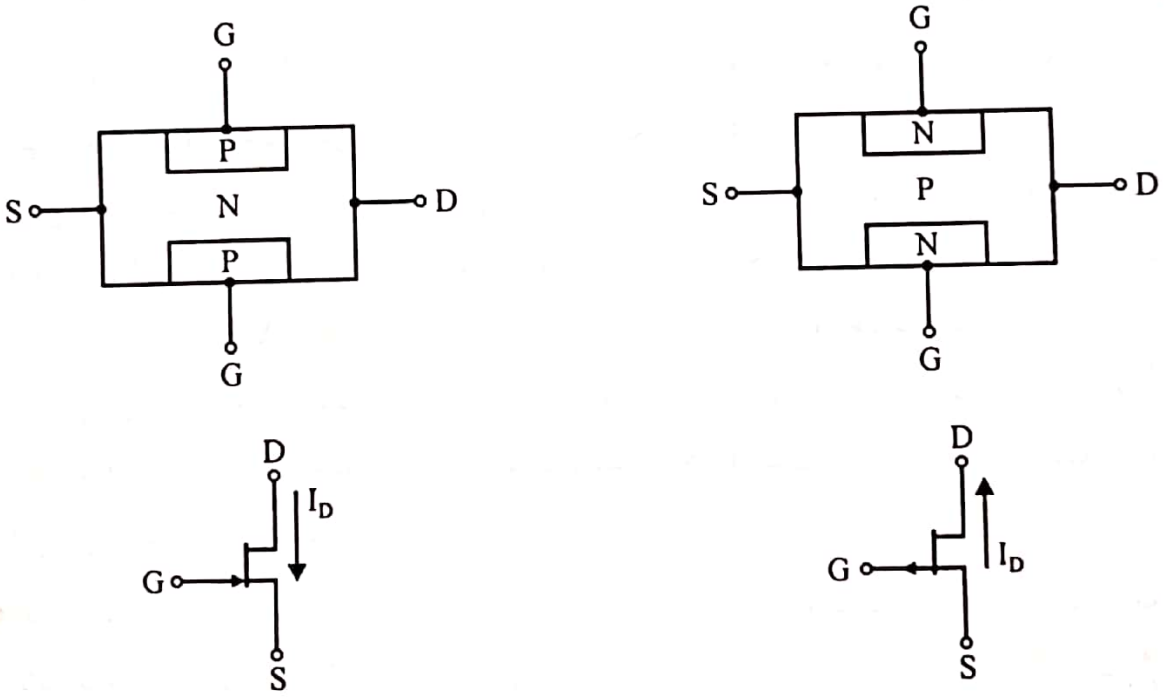
Scanned by CamScanner

۶

ترانزیستورهای اثر میدان

۶-۱ چکیده

● نماد مداری و شمای ساده‌ای از ساختمان دو نوع ترانزیستور اثر میدان (کانال P و کانال N) در شکل ۶-۱ نمایش داده شده است.



الف) ترانزیستور اثر میدان نوع کانال P (P-JEET)

ب) ترانزیستور اثر میدان نوع کانال N (N-JEET)

شکل ۶-۱

● ترانزیستور اثر میدان را می‌توان یک منبع جریان کنترل شونده توسط ولتاژ (میدان الکتریکی) در نظر گرفت.

● حرکت حاملهای بارالکتریکی از طرف سورس (منبع) به طرف درین (چاه)، جریان درین را به وجود می‌آورد که توسط میدان الکتریکی اِعمال شده از سرگیت، کنترل می‌شود.

Scanned by CamScanner

- در ترانزیستور اثر میدان، جریان الکتریکی فقط ناشی از حاملهای اکثریت می‌باشد.
- چنانچه گیت (G) مدار باز باشد، قطعه درین- سورس (DS) یک مقاومت الکتریکی معمولی خواهد بود.
- پیوند P-N بین سرهای گیت و سورس همواره به صورت معکوس بایاس می‌گردد. بنابراین معمولاً جریان سرگیت با صرف‌نظر از جریان اشباع معکوس، صفر در نظر گرفته می‌شود. از این رو JFET دارای مقاومت ورودی بزرگی خواهد بود.
- بایاس معکوس پیوند GS باعث ایجاد ناحیه تهی در کانال می‌شود. عرض ناحیه تهی و در نتیجه عرض کانال توسط ولتاژ اِعمال شده به پیوند GS قابل کنترل است. افزایش عرض ناحیه تهی و در نتیجه کاهش عرض کانال باعث افزایش مقاومت کانال بین سرهای درین و سورس شده و جریان را کاهش می‌دهد و بالعکس.
- برای ولتاژهای $|V_{DS}|$ کوچک، بایاس معکوس پیوند GS باعث ایجاد یک ناحیه تهی متقارن حول ناحیه گیت در کانال می‌گردد. از این رو یک مقاومت خطی بین سرهای درین و سورس داریم که با افزایش ولتاژ معکوس پیوند GS مقدار این مقاومت افزایش می‌یابد. این ناحیه از کار JFET را مقاومت کنترل شده با ولتاژ (VCR) گویند. در این ناحیه زمانی که ولتاژ معکوس پیوند GS به مقدار معینی به نام V_P برسد، تمام کانال توسط ناحیه تهی پوشیده شده و جریان درین (I_D) صفر می‌گردد. V_P را ولتاژ فشردگی (Pinch - off) گویند که از مشخصات JFET است.
- برای ولتاژهای $|V_{DS}|$ نسبتاً بزرگ‌تر، پیوند DG نیز به صورت معکوس بایاس شده و در نتیجه ناحیه تهی و عرض کانال غیرمتقارن می‌گردد، به گونه‌ای که کانال در مجاورت ناحیه درین باریک‌تر می‌شود. در $|V_{GS}|$ ثابت با افزایش ولتاژ $|V_{DS}|$، ولتاژ معکوس پیوند DG نیز افزایش می‌یابد و زمانی که به مقدار V_P برسد، کانال در طرف ناحیه درین توسط ناحیه تهی مسدود می‌شود. از این به بعد افزایش ولتاژ $|V_{DS}|$ افزایشی در جریان درین ایجاد نکرده و جریان I_D ثابت و به حد اشباع خود (I_{DSS}) خواهد رسید. چرا که افزایش این ولتاژ در دو سر ناحیه تهی افت می‌کند و چنانچه بیش از حد اضافه گردد در اثر پدیده ضرب بهمنی، پیوند P-N گیت- درین شکسته شده و جریان I_D، افزایش ناگهانی خواهد داشت.
- جریان اشباع درین به سورس در حالت $|V_{GS}| = 0$ را با I_{DSS} نمایش می‌دهند. با توجه به اینکه پیوند GS همواره به صورت معکوس بایاس می‌گردد، برای مقادیر $|V_{GS}| \neq 0$ عرض قسمتی از کانال که در مجاورت ناحیه سورس بوده و مسدود نگردیده است نسبت به حالت $|V_{GS}| = 0$ کوچک‌تر می‌باشد؛ بنابراین همیشه $I_D \leq I_{DSS}$ خواهد بود.
- برای N-JFET، کانال از نوع N بوده و جریان توسط الکترونها ایجاد می‌شود؛ همچنین $V_{DS} \geq 0$، $V_P < 0$، $V_{GS} \leq 0$ و جهت I_D از درین به سورس است. برای P-JFET، کانال از نوع P بوده و جریان توسط حفره‌ها ایجاد می‌شود؛ همچنین $V_{DS} \leq 0$، $V_P > 0$، $V_{SG} \leq 0$ و جهت I_D از سورس به درین می‌باشد.

Scanned by CamScanner

نواحی کار JFET

- بر روی مشخصه خروجی JFET دو ناحیه اشباع (فشردگی یا فعال یا Pinch-off) و تریود (اهمیک) قابل تمایز است. در ناحیه اشباع کانال در طرف ناحیه درین مسدود شده و جریان I_D ثابت (اشباع) شده است، ولی در ناحیه تریود کانال در طرف درین مسدود نمی‌باشد.
- معمولاً جریان I_D و ولتاژ V_{GS} یا V_{DS} به عنوان مختصات نقطه کار JFET در نظر گرفته می‌شوند. با استفاده از مدار بایاس مناسب، می‌توان نقطه کار را در ناحیه اشباع یا تریود قرار داد.
- برای روشن شدن JFET، می‌باید پیوند GS به صورت معکوس بایاس شود ولی نه به اندازه‌ای که کانال کاملاً مسدود شود.

الف) شرایط ناحیه اشباع

الف) JFET روشن باشد. ب) بالای کانال مسدود گردد.

در مورد N-JFET داریم

الف) $V_P \le V_{GS} \le ۰/۵V$ ب) $V_{DG} \ge -V_P$

در مورد P-JFET داریم

الف) $-V_P \le V_{SG} \le ۰/۵V$ ب) $V_{GD} \ge V_P$

در ناحیه اشباع جریان i_D مستقل از ولتاژ v_{DS} بوده و طبق معادله شاکلی به صورت زیر با ولتاژ v_{GS} رابطه دارد و برای هر دو نوع JFET صحیح است.

$$i_D = I_{DSS}\left(۱-\frac{v_{GS}}{V_P}\right)^۲$$

ب) شرایط ناحیه تریود

الف) JFET روشن باشد. ب) بالای کانال مسدود نگردد.

در مورد N-JFET داریم

الف) $V_P \le V_{GS} \le ۰/۵V$ ب) $V_{DG} \le -V_P$

در مورد P-JFET داریم

الف) $-V_P \le V_{SG} \le ۰/۵V$ ب) $V_{GD} \le V_P$

در این ناحیه جریان i_D تابعی از v_{DS} و v_{GS} به صورت زیر است و برای هر دو نوع JFET صحیح می‌باشد.

$$i_D = I_{DSS}\left[۲\left(\frac{v_{GS}}{V_P}-۱\right)\frac{v_{DS}}{V_P}-\left(\frac{v_{DS}}{V_P}\right)^۲\right]$$

- اگر $|v_{DS}|$ کوچک باشد با توجه به معادله مربوط به ناحیه تریود، رابطه i_D و v_{DS} به صورت زیر در می‌آید که مفهوم آن وجود یک مقاومت خطی r_{DS} بین درین و سورس است.

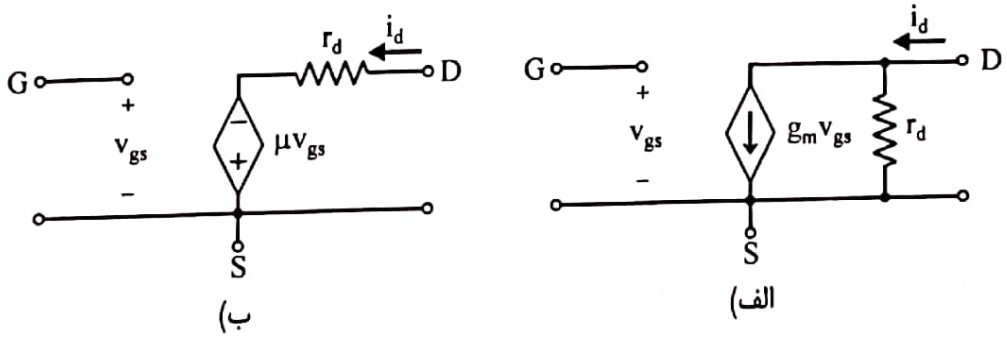
Scanned by CamScanner

$$i_D = I_{DSS}\left[2\left(\frac{v_{GS}}{V_P}-1\right)\frac{v_{DS}}{V_P}\right]$$

$$r_{DS} = \frac{v_{DS}}{i_D}\bigg|_{v_{DSQ}} = \left[\frac{2I_{DSS}}{V_P}\left(\frac{V_{GS}}{V_P}-1\right)\right]^{-1}$$

r_{DS} همان مقاومت کنترل شده توسط ولتاژ v_{GS} می‌باشد که قبلاً به آن اشاره شد.

- برای استفاده از JFET به عنوان تقویت کننده، آن را در ناحیه اشباع بایاس می‌کنند. تقویت کننده‌های JFET دارای مقاومت ورودی بزرگ و بهره ولتاژ نسبتاً کم می‌باشند؛ از این رو بیشتر به عنوان طبقه ورودی در تقویت کننده‌های چند طبقه به کار می‌روند.
- برای مدل سیگنال کوچک JFET در فرکانسهای پایین یکی از مدارهای معادل شکل ۶-۲ را می‌توان به کار برد.



شکل ۶-۲

با توجه به شکل ۶-۲-الف معادله سیگنال کوچک در JFET به صورت زیر است:

$$i_d = g_m v_{gs} + (1/r_d)v_{ds}$$

پارامترهای g_m، μ و r_d به ترتیب هدایت انتقالی، بهره ولتاژ و مقاومت دینامیکی درین نامیده شده و به صورت زیر قابل محاسبه هستند:

$$g_m = \frac{\partial i_D}{\partial v_{GS}}\bigg|_{v_{DSQ}} = \frac{2I_{DSS}}{|V_P|}[I_D/I_{DSS}]^{1/2} \quad , \quad \mu = g_m r_d$$

- در تحلیل سیگنال کوچک بعضی از مدارها، استفاده از انعکاس منابع و مقاومتها از دید درین و سورس، مسأله را بسیار ساده‌تر می‌کند.

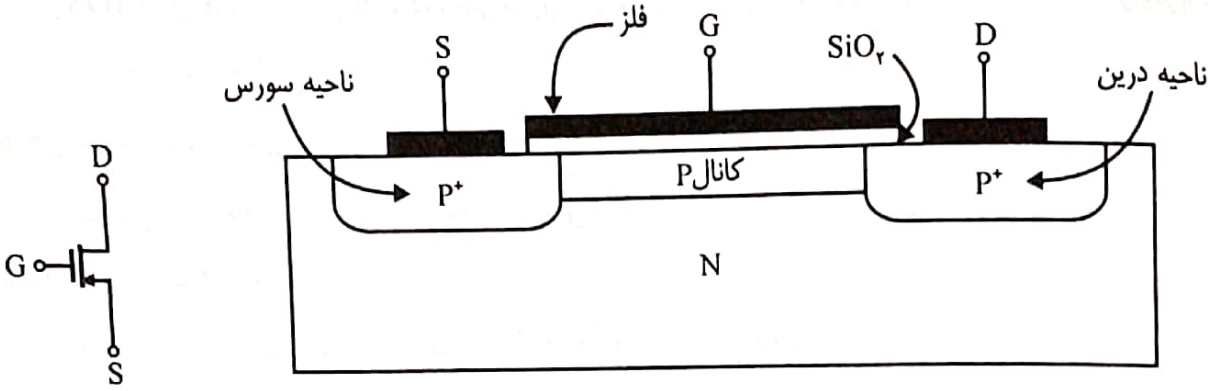
انعکاس از دید درین: از دید درین منابع و مقاومتهای موجود در سورس در $(\mu+1)$ و منابع گیت در μ- ضرب می‌گردد.

انعکاس از دید سورس: از دید سورس منابع و مقاومتهای موجود در درین در $1/(\mu+1)$ و منابع گیت در $\mu/(\mu+1)$ ضرب می‌گردند. دقت کنید که در این حالت r_d نیز از درین به سورس منعکس گردد.

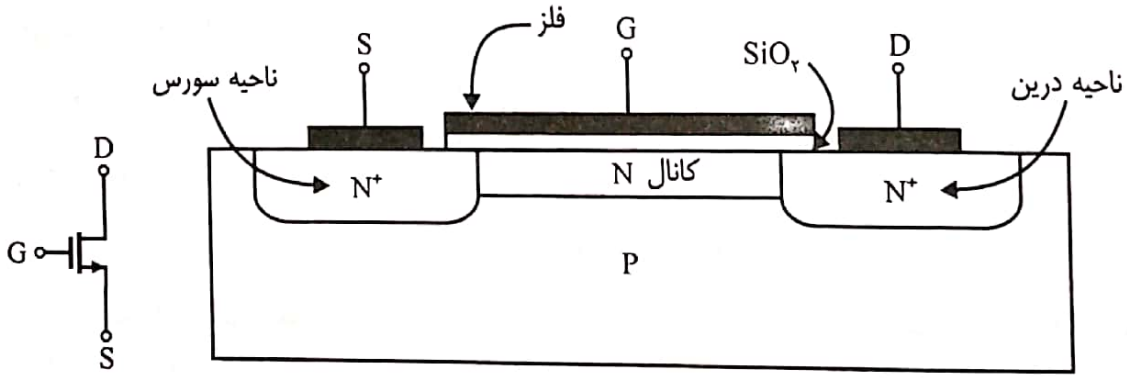
Scanned by CamScanner

مسفت نوع تهی

● نماد مداری و شمای ساده‌ای از ساختمان مسفتهای (MOSFET) نوع تهی در شکل ۶-۳ نشان داده شده است.



الف) ساختمان مسفت نوع تهی کانال P



ب) ساختمان مسفت نوع تهی کانال N

شکل ۶-۳

● مسفت نوع تهی دارای رفتاری شبیه JFET می‌باشد با این تفاوت که ولتاژ V_{GS} برای NMOS و V_{SG} برای PMOS می‌توانند مقادیر مثبت نیز بگیرند. در این حالت نه تنها در کانال ناحیه تهی نخواهیم داشت بلکه میزان حاملهای اکثریت ارتقاء نیز می‌یابند. معمولاً از مسفتهای نوع تهی در این حالت استفاده نمی‌شود. در صورتی که ولتاژهای مذکور منفی باشند کلیهٔ شرایط، نواحی کار و روابط جریان - ولتاژ مسفت مشابه JFET می‌باشد.

مسفت نوع ارتقایی

● نوع دیگر مسفت، ارتقایی (افزایشی) نام دارد که دارای ساختمانی شبیه نوع تهی است با این تفاوت که کانال بین درین و سورس از ابتدا تعبیه نگردیده و پس از بایاس کردن آن به وجود می‌آید. وقتی ولتاژ $|V_{GS}|$ به مقدار معینی به نام ولتاژ آستانه $(|V_T|)$ برسد، با جمع شدن حاملهای اقلیت ناحیه پایه در حوالی گیت، کانالی بین درین و سورس ایجاد می‌گردد. در این صورت جریان I_D می‌تواند بین درین و سورس برقرار شود و یا اصطلاحاً مسفت روشن می‌گردد. نماد مداری مسفت ارتقایی نیز همانند نمادهای فوق می‌باشد و تنها با استفاده از مشخصات مسفت، نوع تهی و ارتقایی بودن آن تشخیص داده می‌شود.

Scanned by CamScanner

- برای NMOS ارتقایی، $V_T > 0$ بوده و شرط روشن بودن آن $V_{GS} > V_T$ می‌باشد و جهت جریان I_D از درین به سورس است.
- برای PMOS ارتقایی، $V_T < 0$ بوده و شرط روشن بودن آن $V_{SG} > -V_T$ می‌باشد و جهت جریان I_D از سورس به درین است.

نواحی کار مسفت ارتقایی

مسفت پس از اینکه روشن شد، می‌تواند در یکی از نواحی اشباع یا تریود کار کند.

الف) شرایط ناحیه اشباع

الف) مسفت روشن باشد. ب) کانال در طرف درین مسدود شود.

در مورد NMOS داریم

الف) $V_{GS} > V_T$ ب) $V_{DG} > -V_T$

در مورد PMOS داریم

الف) $V_{SG} > -V_T$ ب) $V_{GD} > V_T$

در ناحیه اشباع جریان I_D برابر است با

$$I_D = \frac{K}{2}(V_{GS} - V_T)^2$$

در این رابطه K پارامتری مثبت است که به صورت زیر تابع طول کانال (L)، عرض کانال (W)، ضخامت لایه اکسید (t_{ox})، جنس لایه اکسید (ε_{ox}) و قابلیت تحرک حاملها در ناحیه کانال است.

$$K = \mu_p C_{ox} \left(\frac{W}{L}\right) \text{ یا } K = \mu_n C_{ox} \left(\frac{W}{L}\right) \quad , \quad C_{ox} = \frac{\varepsilon_{ox}}{t_{ox}}$$

در عبارت فوق مقدار ثابت $K'_n = \mu_n C_{ox}$ را پارامتر رسانایی انتقالی فرایند ساخت مسفت گویند.

ب) شرایط ناحیه تریود

الف) مسفت روشن باشد. ب) کانال در طرف درین مسدود نشده باشد.

در مورد NMOS داریم

الف) $V_{GS} > V_T$ ب) $V_{DG} < -V_T$

در مورد PMOS داریم

الف) $V_{SG} > -V_T$ ب) $V_{GD} < V_T$

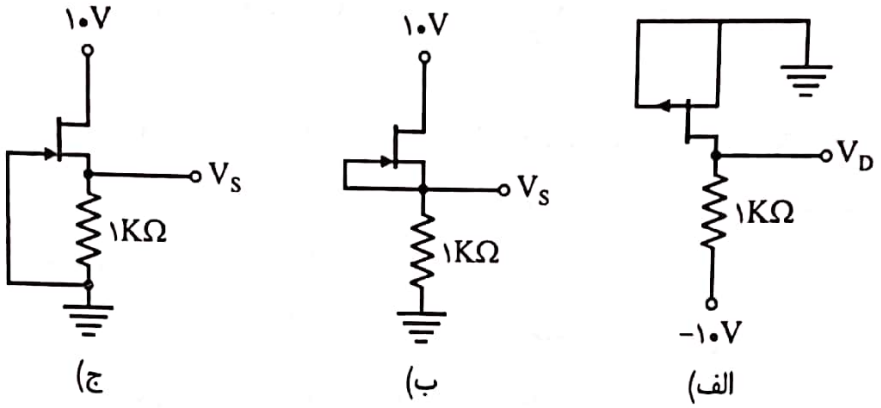
در ناحیه تریود جریان I_D برابر است با

$$I_D = K\left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2\right]$$

Scanned by CamScanner

۶-۲ مسائل نمونه

۱. در مدارهای شکل ۶-۴ ترانزیستورها دارای مشخصات $I_{DSS}=۴mA$ و $|V_P|=۲V$ می‌باشند. ناحیه کار ترانزیستورها و مقدار ولتاژهای نشان داده شده را به دست آورید.



شکل ۶-۴

حل: الف)

$$V_{GS}=۰ \Rightarrow I_D=I_{DSS}=۴mA \ , \ V_D=۱\times I_D-۱۰=-۶V \ , \ V_{GD}=۶>V_P$$

پس ترانزیستور در ناحیه اشباع قرار دارد.

ب)

$$V_{GS}=۰ \Rightarrow I_D=I_{DSS}=۴mA \ , \ V_S=۱\times I_D=۴V \ , \ V_{DG}=۱۰-V_S=۶>-V_P$$

بنابراین ترانزیستور در ناحیه اشباع قرار دارد

ج) $$V_{GS}+۱\times I_D=۰ \ , \ I_D=I_{DSS}\left(۱-\frac{V_{GS}}{V_P}\right)^۲ \Rightarrow V_{GS}=-۱V \ , \ V_{GS}=-۴V$$

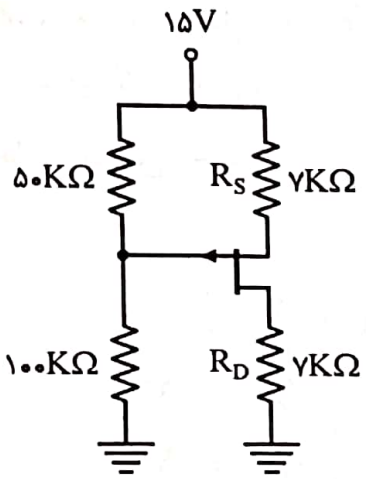
با توجه به شرایط اشباع یعنی $V_{GS}>V_P$ پاسخ $V_{GS}=-۴V$ قابل قبول نیست و داریم

$$V_{GS}=-۱V \Rightarrow I_D=۱mA \ , \ V_S=۱V$$

■

Scanned by CamScanner

۶. در مدار شکل ۶-۷، JFET دارای $I_{DSS} = 9mA$ و $V_P = 3V$ می‌باشد. ناحیه کار ترانزیستور را تعیین کنید.



شکل ۶-۷

حل: فرض می‌کنیم که JFET در ناحیه اشباع کار می‌کند.

$$V_{GS} = V_G - (۱۵ - R_S I_D) \quad , \quad V_G = \frac{۱۵}{۵۰ + ۱۰۰} \times ۱۰۰ = ۱۰V$$

$$\Rightarrow V_{GS} = -۵ + ۷I_D \quad , \quad I_D = I_{DSS}\left(۱ - \frac{V_{GS}}{V_P}\right)^۲$$

$$\Rightarrow ۴۹I_D^۲ - ۱۱۳I_D + ۶۴ = ۰$$

$$\Rightarrow I_D = \begin{cases} ۱mA \\ ۱/۳۱mA \end{cases} \Rightarrow V_{GS} = \begin{cases} ۲V \\ ۴/۱۷V \end{cases}$$

که با توجه به مقدار $V_P = ۳\ V$، مقادیر قابل قبول $I_D = ۱mA$ و $V_{GS} = ۲V$ می‌باشند. جهت بررسی فرض ناحیه اشباع، ولتاژ V_{GD} را به دست می‌آوریم.

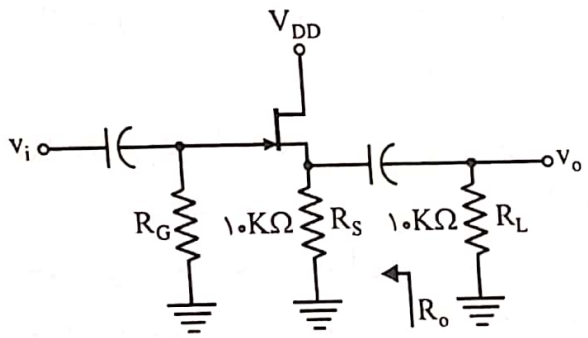
$$V_{GD} = V_G - R_D I_D = ۳ = V_P$$

بنابراین JFET در مرز ناحیه اشباع قرار دارد.

■

Scanned by CamScanner

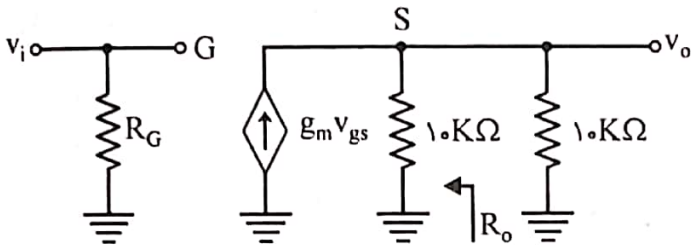
۱۶. در مدار تقویت کننده شکل ۶-۲۳، ترانزیستور دارای $g_m = ۲\,mA/V$ است. مقادیر R_o و A_v را به دست آورید.



شکل ۶-۲۳

Scanned by CamScanner

حل: مدار معادل سیگنال کوچک تقویت کننده در شکل ۶-۲۴ رسم شده است.



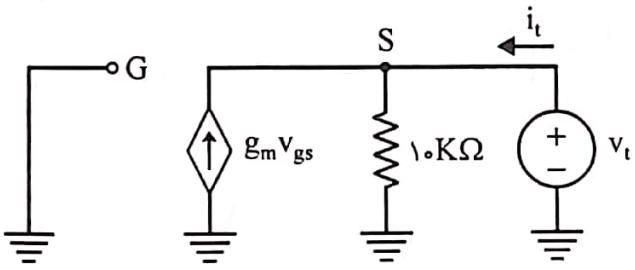
شکل ۶-۲۴

$$v_o = g_m v_{gs}(۱۰ \,||\, ۱۰) = ۱۰ v_{gs}$$

$$= ۱۰(v_g - v_s) = ۱۰(v_i - v_o)$$

$$\Rightarrow \quad A_v = \frac{v_o}{v_i} = \frac{۱۰}{۱۱}$$

برای محاسبه R_o، یک منبع آزمایشی در خروجی قرار داده و ورودی را صفر می‌کنیم (شکل ۶-۲۵).



شکل ۶-۲۵

$$\text{KCL S:}\ \ i_t + g_m v_{gs} = \frac{v_t}{۱۰}$$

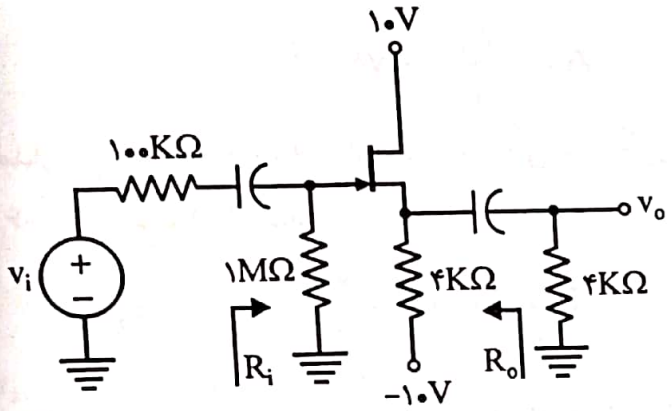
$$v_{gs} = v_g - v_s = -v_t$$

$$\Rightarrow \quad i_t - g_m v_t = \frac{v_t}{۱۰} \quad \Rightarrow \quad R_o = \frac{v_t}{i_t} = \frac{۱}{۲/۱} = ۴۷۶\,\Omega$$

■

Scanned by CamScanner

۱۹. در تقویت کننده سورس فالوئر شکل ۶-۳۵ بهره ولتاژ، مقاومت ورودی و مقاومت خروجی را محاسبه نمایید. ترانزیستور دارای $I_{DSS} = ۱۲mA$ و $V_P = -۴V$ است.



شکل ۶-۳۵

حل: با توجه به اینکه $V_{DG} = ۱۰\,V$ است پس ترانزیستور در ناحیه اشباع قرار دارد. بنابراین

$$V_{GS} = ۱۰ - ۴I_D \quad , \quad I_D = I_{DSS}\left(۱ - \frac{V_{GS}}{V_P}\right)^۲$$

$$\Rightarrow \quad ۱۲I_D^۲ - ۸۵I_D + ۱۴۷ = ۰$$

از حل معادله فوق داریم

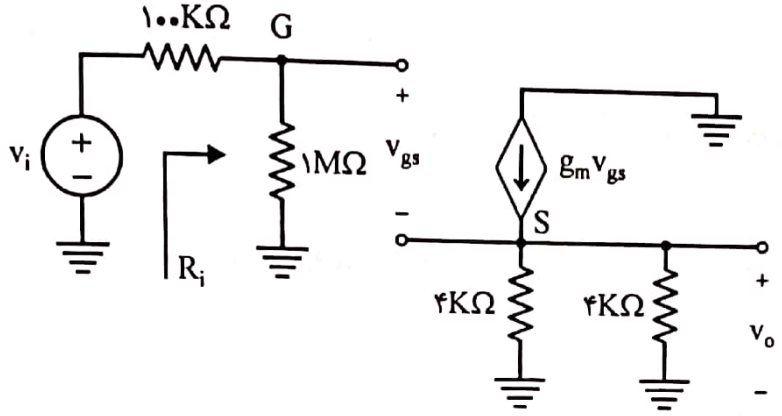
$$I_D = \begin{cases} ۴/۰۸۳mA \\ ۳mA \end{cases} \quad \Rightarrow \quad V_{GS} = \begin{cases} -۶/۳۳V \\ -۲V \end{cases}$$

که با توجه به محدوده ناحیه اشباع پاسخ $I_D = ۴/۰۸۳mA$ و $V_{GS} = -۶/۳۳V$ قابل قبول نیست.

$$g_m = \frac{۲I_{DSS}}{|V_P|}[I_D/I_{DSS}]^{۱/۲} = ۳mA/V$$

مدار معادل سیگنال کوچک تقویت کننده در شکل ۶-۳۶ رسم شده است.

Scanned by CamScanner



شکل ۶-۳۶

$$R_i = 1M\Omega$$

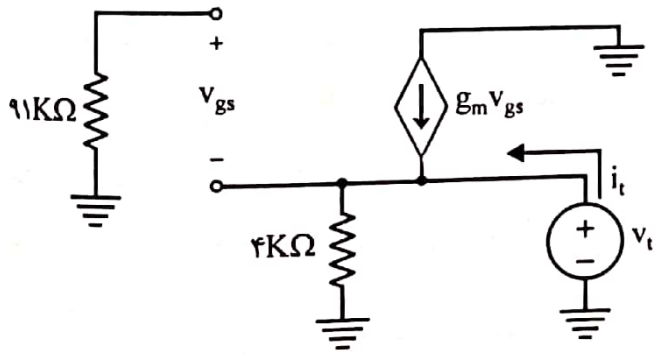
محاسبه A_v:

$$v_o = g_m v_{gs}(4 \| 4) = 6 v_{gs}$$

$$v_{gs} = v_g - v_s = \frac{v_i}{100 + 1000} \times 1000 - v_o = 0/91 v_i - v_o$$

$$\Rightarrow v_o = 6(0/91 v_i - v_o) \Rightarrow A_v = \frac{v_o}{v_i} = 0/78$$

مدار مربوط به محاسبه مقاومت خروجی در شکل ۶-۳۷ رسم شده است.



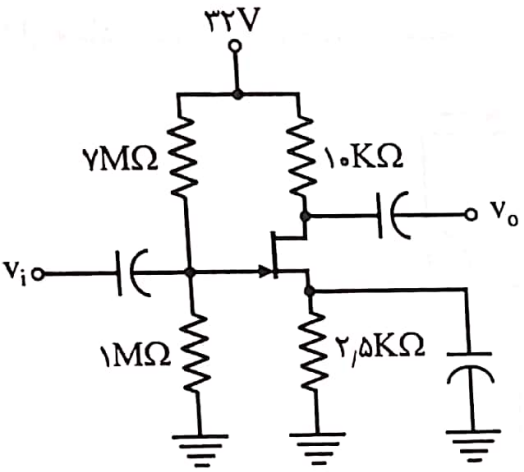
$$i_t = -g_m v_{gs} + \frac{v_t}{4} \quad , \quad v_{gs} = -v_t$$

$$\Rightarrow i_t = g_m v_t + \frac{v_t}{4} \Rightarrow R_o = \frac{v_t}{i_t} \approx 30/7\Omega$$

■ شکل ۶-۳۷

Scanned by CamScanner

۲۱. بهره ولتاژ و مقاومت ورودی تقویت کننده شکل ۶-۴۱ را محاسبه کنید. ترانزیستور دارای $I_{DSS}=۸mA$ و $V_P=-۲V$ می‌باشد.



شکل ۶-۴۱

حل:

$$V_G=\frac{۳۲}{۷+۱}\times ۱=۴V \quad , \quad R_G=۷\,||\,۱=\frac{۷}{۸}M\Omega$$

$$V_{GS}=۴-۲٫۵I_D \quad , \quad I_D=I_{DSS}\left(۱-\frac{V_{GS}}{V_P}\right)^۲$$

$$\Rightarrow \quad ۱۲٫۵I_D^۲-۶۱I_D+۷۲=۰$$

$$\Rightarrow \quad I_D=۲mA \quad , \quad V_{GS}=-۱V$$

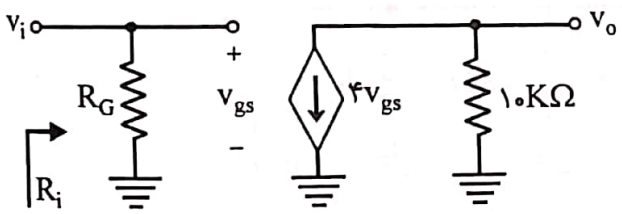
Scanned by CamScanner

پاسخ $I_D = ۲/۸۸mA$ و $V_{GS} = -۳/۲V$ قابل قبول نیست.

$$g_m = \frac{۲I_{DSS}}{|V_P|}[I_D/I_{DSS}]^{۱/۲} = ۴mA/V$$

$$V_{DG} = V_D - V_G = (۳۲ - ۱۰I_D) - ۴ = ۸ > -V_P = ۲$$

بنابراین ترانزیستور در ناحیه اشباع کار می‌کند. مدار معادل سیگنال کوچک در شکل ۶-۴۲ رسم شده است.



شکل ۶-۴۲

$$R_i = R_G = \frac{۷}{۸}M\Omega$$

$$v_o = -۴v_{gs} \times ۱۰ = -۴۰v_{gs} = -۴۰v_i \Rightarrow A_v = \frac{v_o}{v_i} = -۴۰$$

■

Scanned by CamScanner